

Appunti del corso di Elettronica applicata e misure.

Prefazione degli studenti

Questo documento vuole rappresentare un insieme di appunti di supporto del corso di Elettronica applicata e misure.

Il seguente documento è un insieme di appunti del corso di Elettronica applicata e misure. Si vuol ricordare che tali appunti possono essere affetti da errori e imprecisioni e per questo motivo si richiede di comunicare ai sottoscritti, alle email: oncle.picsou@icloud.com e cristianocavo@icloud.com, con eventuali correzioni e/o suggerimenti nella stesura, indicando chiaramente il documento a cui si riferisce.

In quanto si tratta di un documento di appunti di libera pubblicazione gli autori non si assumono alcuna responsabilità del contenuto.

Il testo è stato redatto attraverso l'applicativo Pages® for Mac; alcuni grafici sono realizzati attraverso il software di calcolo numerico Grapher®, alcuni sono stati disegnati a mano tramite il software di disegno a mano libera Penultimate® altri ancora sono stati presi direttamente dalle slide disponibili sul portale; per la rappresentazione di alcuni circuiti è stato usato iCircuit®.

Come usare gli appunti.

Tali appunti sono stati concepiti in modo tale da essere utilizzati con il supporto delle slide del professore, infatti viene seguita la stessa suddivisione delle lezioni. Il titolo in rosso all'inizio di ciascuna lezione rappresenta il titolo della lezione stessa, mentre i vari sottotitoli in rosso nel documento sono associati al numero della pagina della slide di riferimento.

Gli appunti sono divisi in base a ciascuna lezione:

Misure

A. Parte I

1. Oscilloscopio digitale ([scritti a mano](#))
2. Generalità misure ([scritti a mano](#))
3. Stima Incertezze

F. Parte II

1. Voltmetri digitali
2. Voltmetri AC

G. Parte II

1. Sensori di temperatura (prima parte)
3. Misure tempo e frequenza
4. Generatori di segnale

Elettronica applicata

B. GRUPPO B - Circuiti digitali

1. Richiami su circuiti logici ([scritti a mano](#))
2. Parametri dinamici dei Flip Flop ([scritti a mano](#))
3. Circuiti sequenziali ([scritti a mano](#))
4. Logiche programmabili ([scritti a mano](#))
6. Comparatori di soglia ([scritti a mano](#))
7. Generatore onda quadra
8. Esercitazione 2

C. Bus e interconnessioni

1. Interconnessioni
2. Modelli a linea di trasmissione
3. Connessioni con linee
4. Cicli di trasferimento base
5. Protocolli di bus
6. Esercitazione 3: Collegamenti seriali
7. Collegamenti seriali asincroni
8. Collegamenti seriali sincroni
9. Integrità di segnale

D. Sistemi di acquisizione dati

1. Integrità di segnale
2. Convertitori D/A
3. Conversione A/D
4. Convertitori pipeline e differenziali
5. Condizionamento del segnale
6. Filtri
7. Esercitazione 4: Sistemi di conversione

E. Alimentatori e regolatori

1. Circuiti di potenza
2. Sistemi di alimentazione
3. Regolatori a commutazione
4. Altri sistemi di alimentazione (non è stato trattato nell'A.A. 2013/2014)
5. Esercitazione 5: regolatori lineari e SW.

Gruppo lezioni D7

Gruppo esercizi 4 - Sistemi di conversione

1. Generatori di onda quadra Elettronica applicata e misure Lezione D7 - Esercitazione 4

1. Introduzione

Tale gruppo di esercizi riguarda i convertitori AD e DA e una parte è dedicata ai sistemi di conversione.

2. Indice esercizi

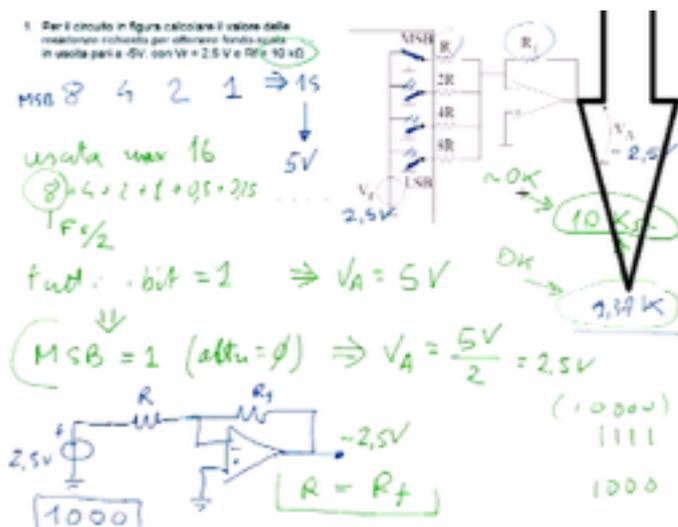
Gli esercizi sono sei:

1. D7.1 Convertitore D/A
2. D7.2 Convertitore D/A
3. D7.3 Sistema di acquisizione
4. D7.4 Errore di quantizzazione
5. D7.5 ADC a inseguimento
6. D7.6 Calcolo ENOB

3. Esercizio D7.1 - Convertitore DA

1. Per il circuito in figura calcolare il valore delle resistenze richiesto per ottenere fondo scala in uscita pari a $-5V$, con $V_r = 2,5 V$ e $R_f = 10k\Omega$
2. Calcolare l'errore in uscita dovuto a una R_{on} degli interruttori pari a 200Ω .
3. Calcolare la R_{on} richiesta agli interruttori per ottenere un errore $< 1/2$ LSB.

Punto 1:



Si parte nell'analizzare il circuito, si vede un amplificatore operazionale collegato a una resistenza R_f . Il morsetto positivo dell'amplificatore è collegato a massa mentre quello negativo è collegato non solamente alla resistenza R_f ma anche al circuito che crea il convertitore (con una serie di resistenze e interruttori).

Si desidera calcolare quanto vale le resistenze del circuito che crea il convertitore. Tale resistenze divergono l'una dall'altra per una costante moltiplicativa. La prima resistenza a come costante moltiplicativa 1, la seconda ha il numero 2, la terza il numero 4 mentre l'ultima ha il numero 8. Ogni resistenza può

essere collegata o al generatore V_r oppure a massa. Si desidera calcolare quanto valgono queste resistenze, poiché ogni resistenza diversi dall'altra per una costante moltiplicativa allora basta calcolare R e per ogni resistenza moltiplicare tale valore (R) per ottenere il valore esatto.

Ora si consideri la scala dei bit con i loro pesi:

visto che si ha delle resistenze con delle costanti moltiplicative che le differenziano e queste resistenze sono quattro allora si può scrivere la seguente cosa:

la resistenza con peso maggiore è pari a otto, quella con peso minore è pari a uno mentre le restanti sono uguali come teso a 4e2.

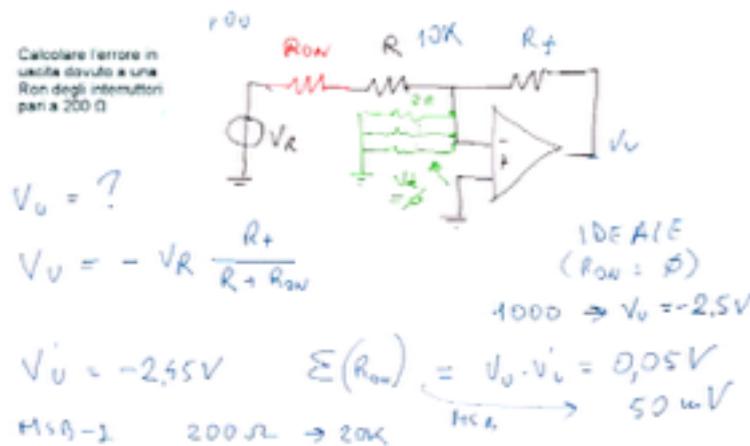
Di conseguenza si può scrivere che la sequenza dei pesi è 8421 per un totale di 15 in altre parole il 15 si crea sommando i numeri 8,4, 2,1.

Dal testo si legge che il fondo scala deve essere pari a -5V, quindi quando tutti i bit sono pari a uno allora l'uscita deve essere pari a -5V. Si nota che se solamente la resistenza con peso otto è attiva mentre le altre segnano 0 allora si è a metà del fondo scala sebbene sia questa un'approssimazione ma tollerata. Si evince quindi quando solamente quella resistenza attiva allora in uscita si dovrà avere una tensione pari a 2,5V. In questo modo si può calcolare immediatamente un circuito in più in basso la resistenza R è pari a 10Kohm. Sebbene questo risultato sia un po' approssimato, eseguendo tutti i calcoli precisi si trova un valore pari a 9,37Kohm. Entrambi due risultati sono corretti sebbene uno sia più preciso dell'altro ma entrambi corretti.

Si se si volesse avere esattamente la metà del fondo scala mettendo la resistenza con peso maggiore attiva e le altre disattive allora si dovrebbe utilizzare molte più resistenze, e i loro pesi dovrebbero essere i seguenti:

8, 4,2, 1,0,5,0,25... In modo tale che la loro somma sarebbe pari a 16 e non a 15. In questo caso la resistenza sarebbe esattamente da 10Kohm.

Punto 2:



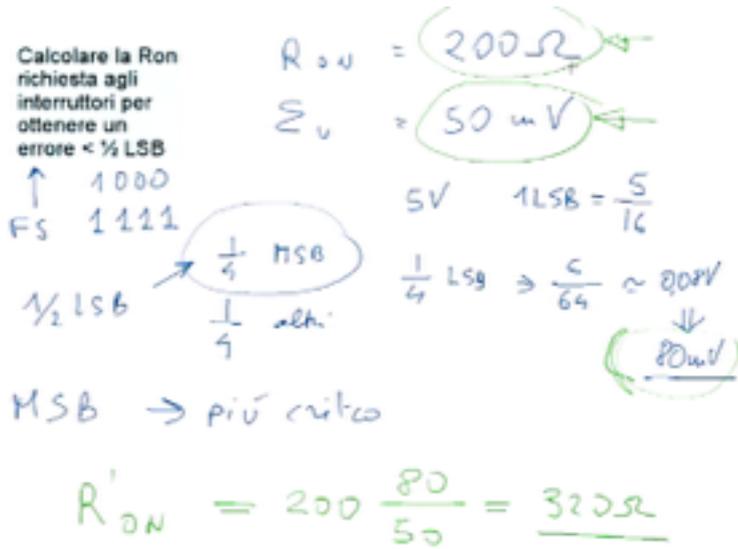
In questo caso si vuole calcolare l'errore che si ha se si mette una resistenza da 200ohm in ingresso come si vede nel circuito (resistenza in rosso).

Ora visto che per semplicità tutte le resistenze sono a massa a parte quella del bit più significativo si può calcolare il lettore l'esistenza e poi di dare da questo risultato quale sarà l'errore sulle altre resistenze.

Per calcolare tale errore si procede con il teorema dei modi sul unico modo in cui si può applicare tale teorema e mettendo come incognita l'uscita del amplificatore operazione.

Si deduce che la tensione di uscita (V_U) è pari a -2.45V rispetto a quando non era presente la resistenza da 200 ohm. Quando non era presente tale senza la pensione di uscita era pari a -2.5V quindi eseguendo la differenza tra 2.5V e 2.45 V si ottiene l'errore che in questo caso è pari a 0.05V oppure a 50mV. Si riduce in seguito e poiché le altre resistenze sono maggiore rispetto a quest'ultima presa in considerazione (R) allora l'errore sulle altre resistenze sarà maggiore rispetto a quest'ultima.

Punto 3:



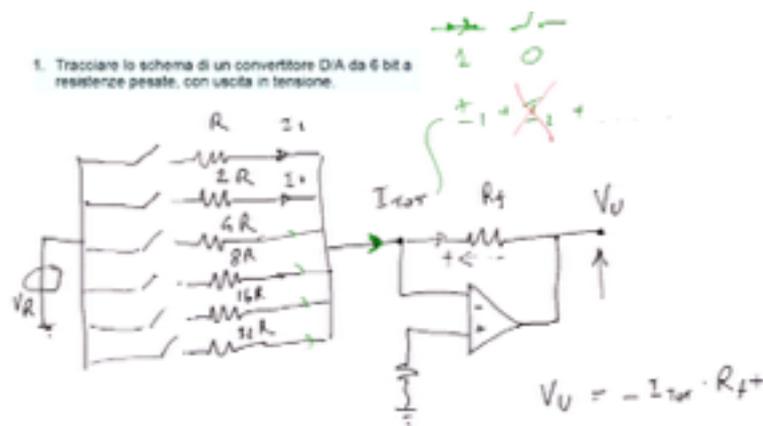
In quest'esercizio non viene specificato se l'errore che bisogna assegnare è un errore che bisogna assegnare a tutti i bit e quindi si avrebbe la seguente codifica 1,1,1,1 quindi i quattro interruttori sarebbero collegati al generatore oppure se l'errore è da attribuire solamente al bit più significativo e quindi si avrebbe la seguente configurazione 1, 0,0, 0. Se l'errore è solamente sul bit più significativo allora l'errore che si commette un errore molto grosso rispetto ad lo stesso errore se commesso (se è spalmato) su più bit. Se si commette 1/2LSB su tutti i bit allora 1/4 andrebbe sul bit e

significativo e il restante sugli altri.

4. Esercizio D7.2 - Convertitore DA

1. Tracciare lo schema di un convertitore D/A da 6 bit a resistenze pesate, con uscita in tensione.
2. Per $V_r=5V$, indicare i valori di R richiesti per ottenere un fondo scala di -10 V (uscita con amplificatore di transresistenza, $R_f = 10 k\Omega$).
3. Determinare l'errore in uscita con tolleranze del 5% nelle R del ramo MSB e in quello LSB (R_f ideale).
4. Indicare la tolleranza richiesta alle resistenze per ottenere un errore totale massimo di 1/2 LSB.
5. Assegnando a ogni ramo lo stesso errore percentuale.
6. Assegnando a ogni ramo lo stesso errore assoluto.

Punto 1:



Amplificatore operazione transresistenza

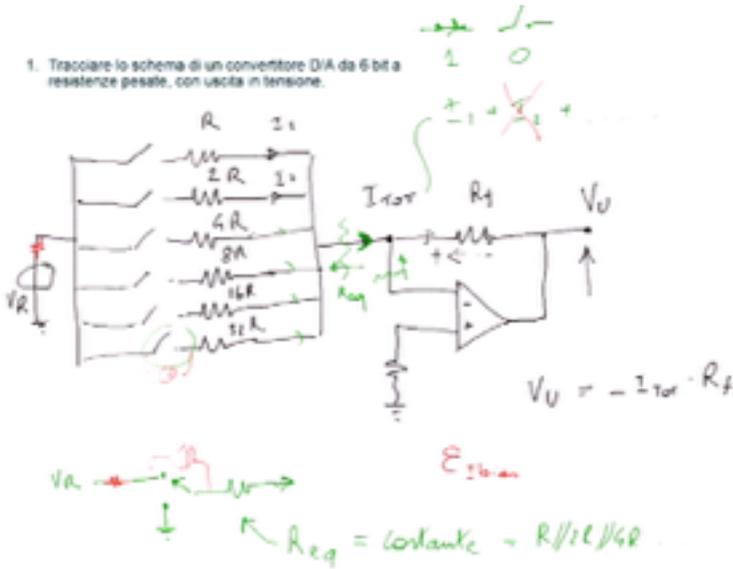
In queste le questo esercizio si deve tracciare lo schema di un convertitore digitale analogico da sei bit i quali devono essere tirati fuori da delle resistenze pesate.

La soluzione per cacciare lo schema è di avere un generatore di tensione il quale deve essere collegato a degli interruttori di quali a loro volta sono collegati a delle resistenze. Più precisamente questi interruttori

devono far commutare le resistenze o verso alta impedenza oppure verso il generatore di tensione. Le resistenze poiché devono essere pesate, hanno tutte una costante moltiplicativa la quale è una potenza di due. sta di fatto che si parte da $2^0=1 \rightarrow R$ in seguito si ha $2^1=2 \rightarrow 2R$, $2^2=4 \rightarrow 4R$ e via discorrendo fino ad arrivare alla costante 32.

Poiché l'uscita del convertitore digitale analogico deve avere come uscita deve avere un'uscita intenzione allora l'uscita del convertitore digitale analogico gli viene messo un amplificatore operazionale transresistenza.

Questa amplificatore prende la corrente che proviene dal convertitore digitale e analogico e la converte in una tensione di uscita (V_U).



Prendendo in esame gli interruttori del circuito precedentemente descritto (come si vede in figura) si può avere due tipologie di interruttori: ho interruttori che fanno aumentare le resistenze tra il generatore e la massa oppure dei interruttori che fanno comunicare la resistenza tra il generatore e l'alta impedenza. Nel primo caso in cui si fa comunicare la resistenza tra Massa e il generatore, come si vede in basso nel disegno in verde, in questo caso si hanno alcuni vantaggi rispetto al secondo caso. Questi vantaggi sono che la resistenza vista dal modulo operazionale in qualche maniera e sempre uguale poiché le varie resistenze sono percorse da corrente o si siano

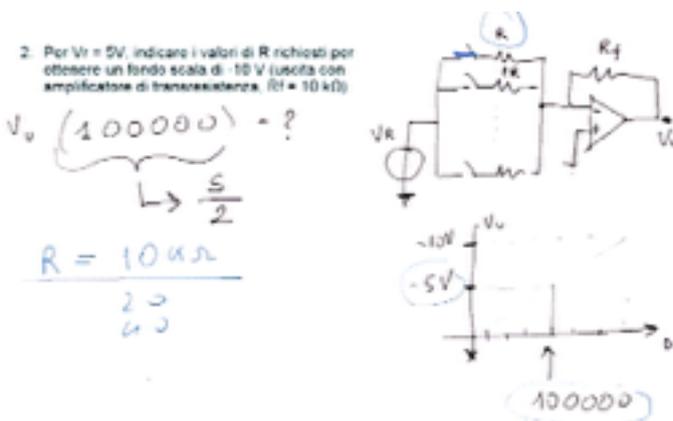
collegate a generatore oppure che siano collegate alla e più in particolare si fa finta che sono tutte collegate a generatore o alla massa possono essere viste come un parallelo di resistenze. Quindi in un primo caso è molto più semplice fare i conti e in un secondo luogo può in qualche modo riuscire a manipolare meglio le correnti di bias dell'amplificatore operazionale che si possono togliere se e solamente se ci sono alcune condizioni come si vede in verde in basso in cui R_3 deve essere uguale al parallelo di R_1 e R_2 .

R_3 non da nessun guadagno eppure nei circuiti reale c'è, perché? Per eliminare le correnti di bias.

Quindi per togliere le correnti di bias devo sapere quante resistenze ci sono nel modulo A/D ma se esso varia in continuazione non posso sapere quante resistenze ci sono e quindi si deve porre rimedio mettendo che i commutatori commutano le resistenze o verso massa oppure verso il generatore. Entrambe le soluzioni sono corrette ma è meglio quella che corregge le correnti di bias.

Mentre si siano interruttori che non fanno comunicare le resistenze tra Massa e di generatore allora le resistenze viste dal l'amplificatore operazionale sono variabili e quando la resistenza è collegata generatore passa corrente mentre quando la resistenza non è collegata a generatore non c'è passaggio di corrente.

Punto 2:

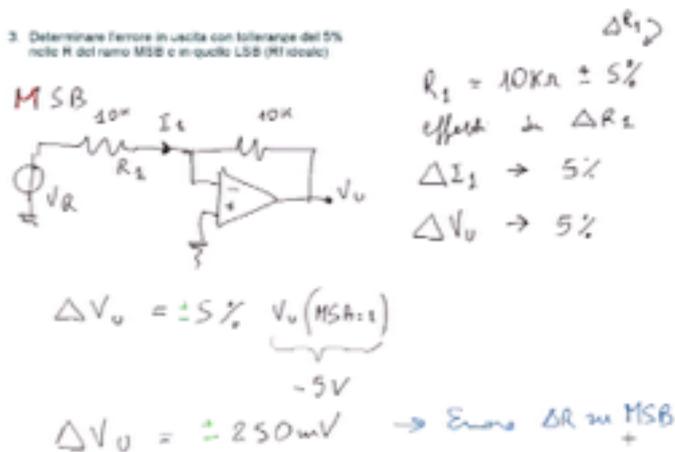


Se si vuole calcolare la resistenza R si può facilmente calcolare essa ponendo l'uscita pari a metà della tensione che si avrebbe se tutti le resistenze non fossero collegate al generatore a patto che la resistenza che rappresenta MSB sia collegata al generatore. In questo modo dovremmo avere in uscita la metà del fondo scala sebbene sia un errore possono. Con tali valori applicando la legge di nodi sull'unico nodo al quale si può applicare tale legge allora può ricavare che la

resistenza R è uguale a 10 Kohm e le altre vengono ricavate da quest'ultima moltiplicando tale resistenza per la costante moltiplicativo.

Bisogna ricordare che solamente la resistenza che simula il bit più significativo è collegata al generatore mentre le altre sono collegate ad alta impedenza e quindi non passa corrente.

Punto 3:



In questo caso si vuole determinare l'errore in uscita quando si ha una tolleranza del 5% nella resistenza del ramo che ha il bit più significativo. In altre parole chiudendo interruttore che collega la resistenza (quella che simula il bit più significativo) con il generatore mentre le altre esistenze devono rimanere ad alta impedenza o meglio dire non sono collegate nella massa ne al generatore.

Ora poiché la resistenza è pari a 10Kohm come calcolato nel punto di prima si può dire che questa resistenza a un errore del 5%. Il generatore fornisce una tensione pari a 10V. Quando in uscita si ha una

tensione pari a 5V vuol dire che la configurazione degli interruttori è pari a 1 0 0 0 0, si ha solo interruttore più significativo è chiuso ossia c'è passaggio di corrente solamente per il bit più significativo.

Quindi quando si calcola l'errore per il bit più significativo (MSB) basta porre l'uscita pari a 5V che sarebbe la metà del fondo scala poiché con un errore grossolano si può porre che se si ha il bit più significativo posto a uno mentre tutti gli altri sono poste a zero allora siamo grosso modo nel mezzo del fondo scala ossia a 5V.

A questo punto si può dire che se si ha una tolleranza del 5% su quella resistenza che avrà anche una tolleranza del 5% in uscita e più propriamente l'uscita avrà in questo caso una tolleranza del 250mV o meglio dire è la sua incertezza.

$LSB \Rightarrow \epsilon_{LSB} = \frac{1}{32} \epsilon_{MSB}$ $\Delta V_U = 7.8mV$
 $\underline{\underline{8mV}}$

Per calcolare l'errore in uscita sul bit meno significativo... (non l'ho capita come fare ^^ cerco di spiegarti cosa ho capito ma non voglio scrivere cose errate :))

Ho capito che l'errore è 1/32 rispetto al bit più significativo perché (0 2 4 8 16 32) sono le resistenze o meglio dire l'esponenziali di 2 -> R 2R 4R 8R 32R e così via.

Ora l'errore sul MSB è 0 o meglio dire è tutto su quel bit sta di fatto che prima si è calcolato in modo "lineare". Ora si prende l'errore 5% e lo si divide per 32. E da li si calcola l'errore:

$250 \cdot 10^{-3} = 0.2500$ l'errore trovato prima

$250 \cdot 10^{-3} / 32 = 0.0078$ questo errore trovato prima diviso per 32.

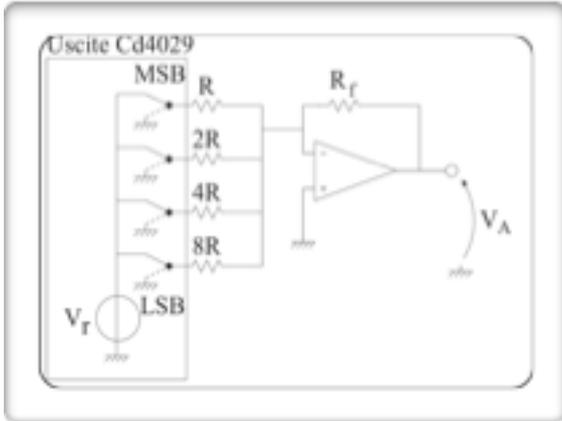
All'esame si arrotonda l'errore in 8mV perché è più bello per gli ingegneri. :)

Mi sembra giusto come ragionamento e credo che faccia così anche lui. Ma il perché mi è ancora non tanto chiaro

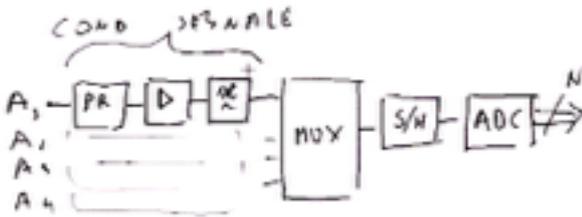
5. Esercizio D7.3 - Sistema di acquisizione

1. Tracciare lo schema a blocchi di un sistema di acquisizione A/D a 4 canali 1.
2. Segnali di ingresso: da 1 a 2V, con banda 0-15kHz. Convertitore A/D con dinamica di ingresso 0-5V, tempo di conversione $T_c = 1\mu s$ e con S/H con tempo di acquisizione $T_a = 700 ns$.

1. Determinare il campo di cadenze di campionamento utilizzabili.
2. Tracciare uno schema dell'amplificatore di condizionamento, indicando i valori delle resistenze utilizzate.
3. Indicare le caratteristiche del filtro di ingresso per un rapporto segnale/rumore di aliasing di almeno 60 dB.
4. Indicare il massimo biter di apertura per un errore < 0,1%.

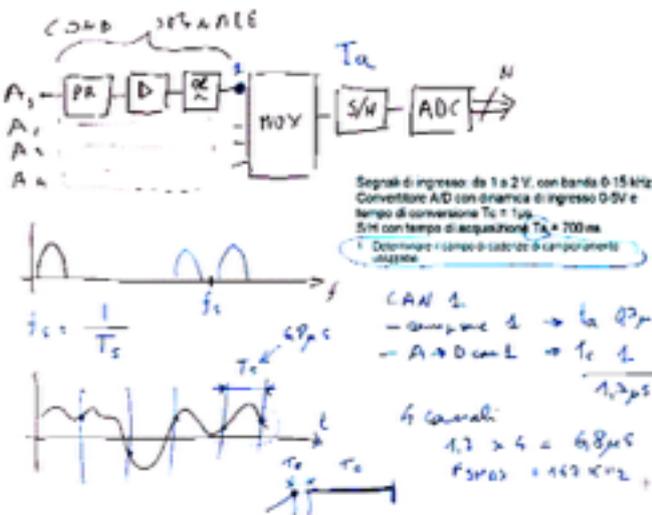


Punto 1:



Si hanno 4 canali prima del multiplexer (mux) e per ogni canale si ha il modulo di protezione, il modulo che amplifica il segnale e il modulo che toglie quelle frequenze che non vanno bene. Dopo il multiplexer si ha un sample/hold o un track/hold che è più o meno la stessa cosa ed infine in modulo per convertire il segnale (ADC) o meglio noto come convertitore analogico digitale.

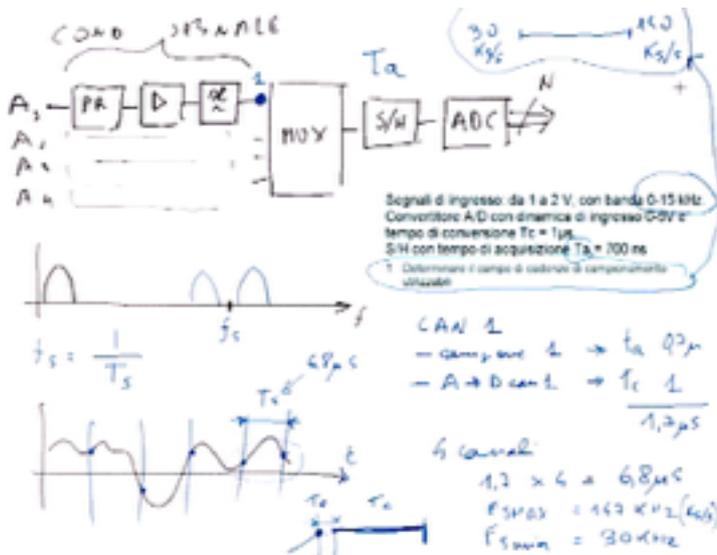
Punto 2.1:



In questa figura si cerca di calcolare o meglio determinare il campo di scadenza di campionamento utilizzabili. Utilizzando la figura in basso si riesce facilmente a capire cosa siano T_a e T_c . T_c è il tempo di campionamento del modulo ADC mentre T_a è il tempo che serve al sample/hold di mandare un campione al convertitore analogico digitale.

Sommando entrambi tempi si ha il tempo che serve a un campione per uscire dalla catena o meglio dire uscire dal modulo analogico digitale come convertitore. Poiché si hanno quattro canali allora bisogna moltiplicare tale somma per quattro e se si vuole la frequenza si fa il reciproco del tempo.

Questa è la frequenza massima. Mentre la frequenza minima è data dal teorema di Shannon.

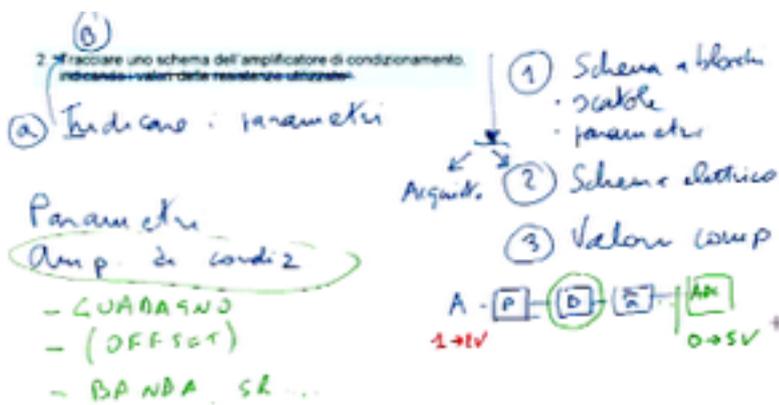


La frequenza massima 147KHz o meglio dire è la frequenza massima di campioni, mentre la frequenza minima di campionamento è pari a 30KHz poiché i segnali d'ingresso hanno una banda che va da zero fino a 15 KHz di conseguenza per il teorema del campionamento bisogna campionare al minimo il doppio di tale frequenza massima ossia di 15 quindi bisogna camminare al minimo a 15×2 quindi a 30KHz.

In alto in una nuvoletta si vede il range che va da 30Khz per il teorema del campionamento fino a 140KHz in cui si è preso tale valore per essere sicuri che non ci siano dei ritardi dovuti a degli interruttori perché un conto è fare calcoli

su carta un conto è fare calcoli con la roba fisica quindi è meglio mettere un po' di margine di sicurezza.

Punto 2.2:



All'atto si vede lo schema che si deve seguire per progettare un qualsiasi circuito: primo passo schema a blocchi in altre parole si devono identificare quali blocchi occorrono per quel determinato circuito: ad esempio per un convertitore analogico digitale servirà un circuito di protezione quindi un blocco di protezione un blocco per amplificare segnale e un blocco per togliere quelle componenti di frequenze che non devono entrare nel convertitore

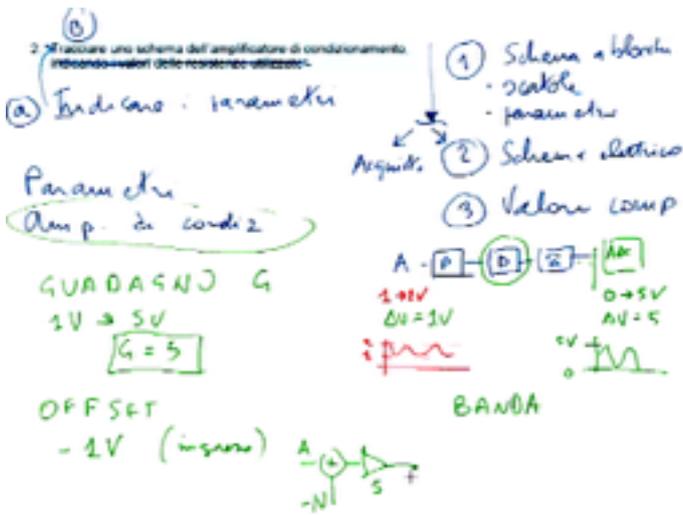
analogico digitale.

A questo punto si potrebbe può andare a comprare l'oggetto che ci serve oppure passare agli altri due punti, si sceglie una strada un'altra a seconda di quello che bisogna fare.

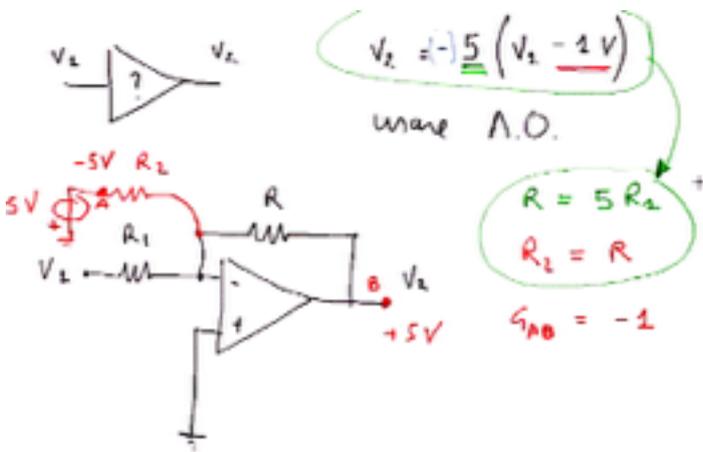
Il secondo passo è determinare per ogni blocco per ogni scatola il circuito elettrico.

Il terzo punto è determinare i valori elettrici dei vari circuiti.

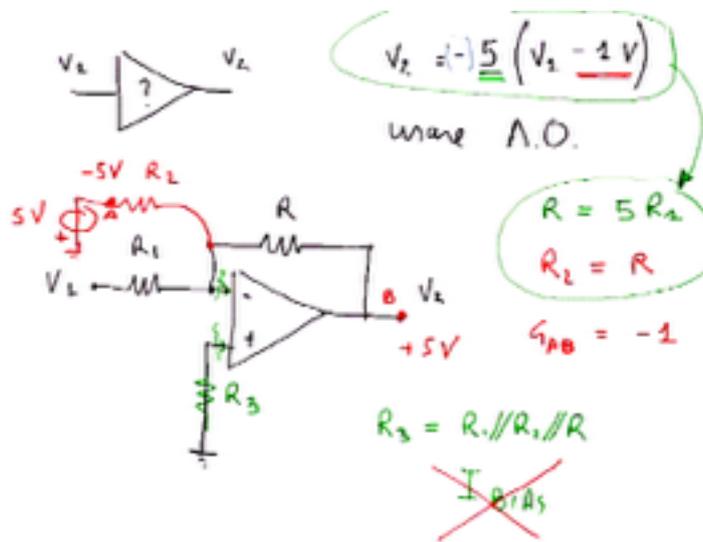
Per semplicità si fa finta che tutto guadagno lo si butta dentro all'amplificatore opera nazionale o meglio dire dentro al blocco delle amplificare segnale e il filtro e cercò di protezione non ha guadagno sebbene nella realtà potrebbe esserci un filtro non abbia guadagno unitario ma superiore.



Per creare la visitatore o meglio dire parziali in modo che amplifica il segnale bisogna fare due cose: la prima cosa che amplificare il segnale poiché la dinamiche d'ingresso parte da uno e arriva a 2V mentre l'uscita a una dinamica che parte da zero V e arriva sino a cinque Volt. La seconda operazione da fare è una traslazione poiché amplificando il segnale di ingresso si porterebbe segnale da 1V fino a 6V mentre si vuole che il segnale parti da 0V e arrivi a 5V. Quindi per ottenere questa traslazione bisogna di mettere all'ingresso un offset pari a -1V.



Schema invertente fatto con operazionale.
 La funzione di "trasferimento" di questo circuito è espressa in alto: $V_2 = -5(V_1 - 1V)$. Per ottenere tale funzione si parte da un amplificatore invertente al quale gli viene aggiunta un ramo per la somma o meglio dire la differenza che compare nella funzione (-1V) vista prima. Per quanto riguarda il guadagno la resistenza R deve essere uguale a 5R1. Il guadagno dato dal generatore in rosso deve essere pari a -1.



Se bisogna costruire tale circuito bisogna emettere un'alta resistenza denominata come R3 da questo circuito. Tale resistenza deve essere uguale al parallelo di $R_1 // R_2 // R$. In modo tale da eliminare o perlomeno compensare le correnti di perdita dell'amplificatore e il particolare eliminare le correnti di Bias

6. Esercizio D7.4 - Errore di quantizzazione

1. Calcolare il numero di bit richiesto per ottenere un rapporto segnale/rumore SNR max di 32 dB (segnale di ingresso sinusoidale).
2. Considerando solo l'errore di quantizzazione.
3. Con errore totale pari al doppio dell'errore di quantizzazione.

7. Esercizio D7.5 - ADC ad inseguimento

- Un ADC a inseguimento da 8 bit ha come ingresso una sinusoide di 1 VPP.
Il clock ha frequenza 1 MHz; per il DAC 1 LSB = 10 mV.
 - Calcolare la massima frequenza della sinusoide che non determina errore di overload.
 - Calcolare il massimo tempo di conversione (segnale di ingresso a gradino 0 -> Fondoscala).
- Lo stesso segnale viene applicato ad un ADC da 8 bit ad approssimazioni successive con clock 1 MHz.
 - Calcolare la massima frequenza del segnale di ingresso sinusoidale che viene convertito senza errori (ampiezza pari al fondo scala).

8. SNRTOT

Facciamo adesso alcuni richiami: l'SNRTOT dipende dalla somma di vari termini, che sono:!

- Rumore di quantizzazione (num bit).
- Rumore di aliasing (F_s e filtro).
- Errore di jitter (jitter di apertura S/H e SR segnale).
- Errori della catena di condizionamento (offset, guadagno).
- E altri....

Si ricordi che l'errore totale viene calcolato come la somma di termini statisticamente indipendenti. Dalla formula si ha:

9. Richiami su ENOB

L'errore totale è espresso dal parametro ENOB (Effective Number Of Bits). Tale parametro si ricava a partire da SNRTOT e viene calcolato o misurato sul sistema d'acquisizione con un segnale sinusoidale di ampiezza pari al fondo scala (S) in ingresso:

- si tiene conto di tutte le sorgenti di rumore/errore (quantizzazione, aliasing, jitter di campionamento, ...);
- ed è ricavabile risolvendo in N: $SNR_q = (6 N + 1,76)$ dB.

Quindi si ha che $ENOB = (SNR_{TOT} - 1,76)/6 = SNR_{TOT} /6 - 0,3$

L'ENOB, quindi, rappresenta il numero effettivo di bit significativi per il convertitore in esame.

10. Esercizio D7.6 - Calcolo dell'ENOB

Valutare ENOB per un sistema con:

- ADC su 12 bit.
- Segnale sinusoidale 100 kHz; S/H con jitter 10 ns.
- Rumore di aliasing pari a 0,1% del fondo scala (valutare prima 1+2, poi 1+2+3).

$$A_i = \frac{N_i}{S} = 10^{-\frac{SNR_i}{20}}$$

$$\frac{1}{SNR_{TOT}} = 20 \log(\sum A_i)$$