

UNIVERSITÉ DU QUÉBEC À TROIS-RIVIÈRES

**IMPLÉMENTATION ET RÉALISATION D'UN AMPLIFICATEUR DE
PUISSANCE QUATRE QUADRANTS**

**MÉMOIRE PRÉSENTÉ
COMME EXIGENCE PARTIELLE DE LA**

MAITRISE EN GÉNIE ÉLECTRIQUE

**PAR
AHMED ABIDA**

JANVIER 2021

Université du Québec à Trois-Rivières

Service de la bibliothèque

Avertissement

L'auteur de ce mémoire ou de cette thèse a autorisé l'Université du Québec à Trois-Rivières à diffuser, à des fins non lucratives, une copie de son mémoire ou de sa thèse.

Cette diffusion n'entraîne pas une renonciation de la part de l'auteur à ses droits de propriété intellectuelle, incluant le droit d'auteur, sur ce mémoire ou cette thèse. Notamment, la reproduction ou la publication de la totalité ou d'une partie importante de ce mémoire ou de cette thèse requiert son autorisation.

UNIVERSITÉ DU QUÉBEC À TROIS-RIVIÈRES

MAÎTRISE EN GÉNIE ÉLECTRIQUE (M. Sc. A.)

Direction de recherche :

AHMED CHÉRITI

Directeur de recherche

DANIEL MASSICOTTE

Codirecteur de recherche

Jury d'évaluation :

ALBEN CARDENAS

Évaluateur

TAHAR TAFTICHT

Évaluatrice externe

REMERCIEMENTS

Je tiens à exprimer mes remerciements et ma gratitude à tous ceux qui ont voulu apporter l'assistance nécessaire au bon déroulement de ce mémoire.

J'exprime particulièrement ma très grande reconnaissance aux professeurs Ahmed Chériti et Daniel Massicotte pour la confiance qu'ils m'ont accordée en acceptant de m'encadrer, la pertinence de leurs conseils, leurs rigueurs scientifiques, leurs disponibilités pour répondre à mes questions et à mes attentes et pour l'attention qu'ils ont bien voulu apporter à ce rapport à divers stades de son élaboration.

Pour la même occasion, j'adresse mes remerciements à Monsieur Michel Lemaire, pour son suivi, et à tous les membres du laboratoire des signaux et systèmes intégrés LSSI de l'Université du Québec à Trois-Rivières, pour leurs conseils.

Je remercie également tous les membres de ma famille pour leur soutien moral durant ces années.

RÉSUMÉ

Le domaine de la simulation temps-réel doit constamment innover, non seulement au niveau de la précision et des délais de la simulation, mais aussi au niveau des interfaces des simulateurs. La popularité grandissante des simulations, dites de type Power Hardware In the Loop (PHIL), exige d'interfacer de plus en plus de simulateurs temps réel avec des amplificateurs qui, à faible puissance, s'avère très coûteux sur le marché. Ce projet, en partenariat avec OPAL-RT Technologies, consiste au développement d'amplificateur linéaire quatre-quadrants de faible puissance, soit d'un maximum de 5 kW selon les topologies sélectionnées. Les amplificateurs linéaires sont sélectionnés principalement pour leurs temps de réponse, la simplicité de l'interfaçage et leurs sorties pratiquement dépourvues d'harmoniques. Une importance primordiale est apportée à la conception d'amplificateur dit quatre quadrants, qui est un amplificateur capable de générer et absorber de l'énergie. Ce projet est constitué de deux parties. La première est consacrée à la conception d'un montage complet d'amplificateur linéaire avec étage d'absorption en série. La deuxième est dédiée au développement d'un étage d'absorption parallèle, du même type qu'un filtre actif de puissance (SAPF : Shunt Active Power Filter), afin d'augmenter la capacité d'absorption. Ce projet implique aussi la sélection des composantes appropriées ainsi que la conception des montages complets en vue d'une commercialisation et ceci à faible coût.

Mots clés : Amplificateur quatre quadrants, SAPF, filtre de puissance réactive, correcteur PI, chopper, MOSFETS, courant de compensation, taux de distorsion des harmoniques, bus DC

TABLE DES MATIÈRES

REMERCIEMENTS	iii
RÉSUMÉ	iv
TABLE DES MATIÈRES	v
LISTE DES FIGURES.....	vii
LISTE DES ABREVIATIONS	x
CHAPITRE 1 : INTRODUCTION	1
1.1 Mise en contexte.....	1
1.2 Introduction du domaine de recherche	4
1.3 Problématique du domaine de recherche.....	4
1.4 Problématique liée au projet de maîtrise	7
1.5 Objectifs	9
1.6 Méthodologie.....	10
1.7 Conclusion.....	10
CHAPITRE 2 : ÉTUDE BIBLIOGRAPHIQUE.....	12
2.1. Les systèmes PHIL	12
2.2. Étage d'adaptation série	13
2.3. Étage d'adaptation parallèle	15
2.3.1. Théories des topologies et techniques de filtrage en parallèle	16
2.3.2. Principe de fonctionnement du filtre actif.....	20
2.3.3. Théorie PQ	21
2.4. Conclusion.....	23
CHAPITRE 3 : MODELISATION ET CALIBRATION DE LA COMMANDE.....	24
3.1. Présentation du système (SAPF)	24
3.2. Dimensionnement du bus DC et de la bobine	26
3.2.1. Dimensionnement de l'inductance de ligne	26
3.2.2. Dimensionnement de condensateur du bus DC.....	27
3.3. Dimensionnement du circuit de snubber	29

3.4.	Calibration des correcteurs	30
3.4.1.	Boucle de contrôle de courant	30
3.4.2.	Boucle de contrôle de tension de bus DC.....	32
3.5.	Conclusion.....	34
CHAPITRE 4 : RÉSULTATS DE SIMULATION.....		35
4.1.	Introduction	35
4.2.	Système d'amplificateur avec l'étage d'adaptation parallèle.....	36
4.3.	Système d'amplificateur avec l'étage d'adaptation parallèle avec chopper.....	46
4.4.	Système d'amplificateur avec l'étage d'adaptation parallèle avec la topologie AC/DC/AC back à back	51
CHAPITRE 5 : RÉSULTATS PRATIQUES.....		57
5.1	Test du filtre actif SAPF avec une charge inductive	58
5.2	Compensation du courant injecté par la charge avec le filtre SAPF et compensation avec résistance et un interrupteur commandé	61
5.3	Compensation du courant injecté par la charge avec le filtre SAPF et un convertisseur back à back.....	67
CHAPITRE 6 : CONCLUSIONS ET RECOMMANDATIONS		70
RÉFÉRENCES.....		71
ANNEXE A : CONFIGURATION DE LA PARTIE SIMULATION (MATLAB/SIMULINK)		78
ANNEXE B : CONFIGURATION DE LA PARTIE COMMANDE (INTERFACE LOGICIEL)		83
ANNEXE C : CONFIGURATION DE BRANCHEMENT PHYSIQUE DU SYSTEME		86

LISTE DES FIGURES

Figure 1.1: Représentation générale des simulateurs à temps réel (PHIL) [1]	3
Figure 1.2 : Principe de la boucle PHIL [2]	3
Figure 1.3 : Bloc de l'amplificateur quatre quadrants	4
Figure 1.4 : États de fonctionnement d'amplificateur quatre quadrants [1]	5
Figure 1.5 : Amplificateur linéaire [1]	6
Figure 1.6 : Amplificateur de commutation [2]	7
Figure 1.7 : Filtre actif (SAPF) [3].....	8
Figure 2.1 : Classification des techniques multi porteuse [24]	18
Figure 2.2 : Système filtre de puissance active shunt (SAPF) [22]	21
Figure 2.3 : Diagramme bloc de la théorie PQ [35].....	22
Figure 3.1 : Structure générale du système SAPF [37].....	25
Figure 3.2 : Architecture générale du SAPF [17]	28
Figure 3.3 : Impact du snubber [39].....	29
Figure 3.4 : Boucle de contrôle de courant	31
Figure 3.5 : Abaque du temps de réponse réduite [40]	32
Figure 3.6 : Boucle de contrôle de tension du bus DC.....	33
Figure 4.1 : Topologie d'amplificateur et le filtre SPAF	36
Figure 4.2 : Courant de compensation et courant de filtrage	37
Figure 4.3 : Forme d'ondes des différents courants du système.....	38
Figure 4.4 : Tension et courant de l'amplificateur	39
Figure 4.5 : Tension du bus DC	39
Figure 4.6 : Puissance active et réactive de l'amplificateur	40
Figure 4.7 : Courant de compensation et courant du filtre.....	41
Figure 4.8 : Bilan des courants du système.....	41
Figure 4.9 : Courant et tension de l'amplificateur	42
Figure 4.10 : Tension du bus DC	43
Figure 4.11 : Bilan de puissance	43
Figure 4.12 : Bilan de courant.....	44
Figure 4.13 : Courant et tension de l'amplificateur	45
Figure 4.14 : Bilan de puissance	46
Figure 4.15 : Système d'amplificateur quatre quadrants avec chopper	47
Figure 4.16 : Courant et tension de la charge.....	48
Figure 4.17 : Courant et tension de l'amplificateur	48
Figure 4.18 : Tension du bus DC	49
Figure 4.19 : Courant de la charge avec des harmoniques VS Courant du filtre.....	50

Figure 4.20 : Tension de commande du chopper	50
Figure 4.21 : Courant de l'amplificateur, courant de la charge et courant du filtre	51
Figure 4.22 : Système d'amplificateur quatre quadrants avec injection du courant de retour sur le réseau	52
Figure 4.23 : Courant et tension de la charge.....	53
Figure 4.24 : Bilan des courants du système.....	53
Figure 4.25 : Courant et tension de l'amplificateur	54
Figure 4.26 : Tension du bus DC	55
Figure 4.27 : Courant et tension du réseau.....	55
Figure 5.1 : Tension et courant de l'amplificateur sans filtre SAPF	58
Figure 5.2 : Bilan des courants du système.....	59
Figure 5.3 : Tension et courant de l'amplificateur avec SAPF.....	60
Figure 5.4 : Tension du condensateur du bus DC consigne montante	61
Figure 5.5 : Tension du condensateur du bus DC consigne descendante	61
Figure 5.6 : Tension et courant de l'amplificateur sans SAPF et chopper	63
Figure 5.7 : Bilan de courant du système sans filtre SAPF.....	64
Figure 5.8 : Signal de commande de la gâchette de l'interrupteur de puissance du hacheur.....	64
Figure 5.9 : Bilan de courant du système avec filtre SAPF et chopper	65
Figure 5.10 : Tension et courant de l'amplificateur lorsque le chopper est activé.....	66
Figure 5.11 : Tension du Bus DC en présence du hacheur	66
Figure 5.12 : Courant de la charge VS courant du filtre SAPF.....	68
Figure 5.13 : Tension et courant de l'amplificateur	68
Figure 5.14 : Tension et courant injectés dans le réseau.....	69
Figure A.1 : Topologie d'amplificateur avec filtre SAPF.....	78
Figure A.1.1 : Boucle de contrôle du courant de compensation du filtre SAPF.....	78
Figure A.2 : Topologie d'amplificateur et filtre SAPF avec un hacheur de compensation de courant de retour de la charge	79
Figure A.2.1 : Détection du courant de compensation avec la théorie PQ	79
Figure A.2.2 : Boucle de contrôle de courant pour la topologie du SAPF avec un hacheur de compensation.....	80
Figure A.2.3 : Boucle de contrôle charge du bus DC pour la topologie du SAPF avec un hacheur de compensation.....	80
Figure A.3 : Topologie d'amplificateur et filtre SAPF avec injection de puissance dans le réseau électrique.....	81
Figure A.3.1 : Boucle de contrôle de courant de compensation du filtre SAPF avec injection de puissance dans le réseau électrique.....	81

Figure A.3.2 : Boucle de contrôle de charge du bus DC du filtre SAPF avec injection de puissance dans le réseau électrique.....	82
Figure B.1 : Configuration interface logiciel RT-LAB.....	83
Figure B.2 : Interface acquisition de données.....	83
Figure B.3 : Partie commande des interrupteurs du filtre SAPF.....	84
Figure B.4 : Les boucles de contrôle et les signaux de commandes.....	84
Figure B.5 : Calibration des correcteurs PI des boucles de commandes.....	85
Figure B.6 : Calibration des correcteurs PI des boucles de commandes.....	85
Figure C.1 : Branchement réel du système de filtrage actif SAPF.....	86
Figure C.2 : Branchement réel du système de filtrage actif SAPF.....	86

LISTE DES ABBREVIATIONS

<i>AC/DC</i>	: <i>Alternating Current /Direct Current</i>
<i>BDC</i>	: <i>Bidirectional DC-DC Converter</i>
<i>CHB-ML</i>	: <i>Cascaded H Bridge Multi level converter</i>
<i>CPU</i>	: <i>Central Processing Unit</i>
<i>DUS</i>	: <i>Device Under Test</i>
<i>E/S</i>	: <i>Entrée/ Sortie</i>
<i>FLC</i>	: <i>Flow Logic Controller</i>
<i>FPGA</i>	: <i>Field Programmable Gate Arrays</i>
<i>FQIT</i>	: <i>Four Quadrant Integrated Transformers</i>
<i>HIL</i>	: <i>Hardware in the Loop</i>
<i>IEEE</i>	: <i>Institute of Electrical and Electronics Engineers</i>
<i>IGBT</i>	: <i>Insulated -Gate Bipolar Transistor</i>
<i>IPS</i>	: <i>Intergred Power Systems</i>
<i>MLI</i>	: <i>Modulation de Largeur d'Impulsion</i>
<i>MOSFET</i>	: <i>Metal-Oxide Semiconductor Field-Effect Transistor</i>
<i>MV</i>	: <i>Moyen Voltage</i>
<i>PCB</i>	: <i>Printed Circuit Board</i>
<i>PCC</i>	: <i>Point of Coupling Common</i>
<i>PHIL</i>	: <i>Power Hardware in Loop</i>
<i>PI</i>	: <i>Proportional Integral</i>
<i>POD-PWM</i>	: <i>Phase Opposition Disposition - Pulse Width Modulation</i>
<i>P-Q</i>	: <i>Puissance Active / Puissance Reactive</i>
<i>PV</i>	: <i>Photovoltaïque</i>
<i>RTDS</i>	: <i>Real Time Digital Simulator</i>
<i>SAPF</i>	: <i>Shunt Active Power Filter</i>
<i>SIC</i>	: <i>Single Input Converters</i>

THD : *Total Harmonic Distortion*
VSC : *Voltage Source Converter*
VSI : *Voltage Source Inverter*

CHAPITRE 1 : INTRODUCTION

1.1 Mise en contexte

Les connexions électriques complexes de haute puissance doivent être testées réellement avant leurs mises en place et utilisation. Pour faire les tests nécessaires sur ces équipements, les spécialistes utilisent les méthodes traditionnelles en testant directement sur les équipements physiques (système complet, banc d'essai, etc.). Toutefois, cette méthode est très coûteuse, car le test s'effectue sur équipement réel et toute fausse manœuvre peut causer une perte totale de l'équipement. De plus, elle est considérée dangereuse, car elle peut engendrer des mauvaises conséquences sur le plan humain et matériel (explosion, court-circuit). Pour faire face à ces inconvénients, une solution alternative, efficace en termes de protection, est l'utilisation de la technique 'matériel dans la boucle' (Hardware in the Loop (HIL)) pour tester les équipements électriques d'une façon réelle.

Le simulateur HIL (Hardware In-the-Loop) est couramment utilisé dans les applications d'alimentation et d'électronique de puissance pour prototyper, concevoir et tester des équipements de protection et des contrôleurs électroniques de puissance. Le dispositif de contrôle est connecté au simulateur qui fait fonctionner le circuit électrique en utilisant des signaux d'E/S analogiques et numériques qui transmettent un faible niveau de puissance, de tension et de courant.

Ce concept a été étendu à des composants de puissance qui nécessitent des flux de puissance élevée entre le composant réel et le circuit électrique simulé fonctionnant sur le simulateur. Cette technique, appelée Power Hardware-In-the-Loop (PHIL), est nécessaire pour tester les convertisseurs de puissance, générateurs, éoliennes, etc. Cependant, l'équipement réel doit être interfacé et connecté au simulateur en utilisant des amplificateurs de tension et de puissance qui peuvent générer et absorber de

l'énergie puisque le simulateur fonctionne avec de faibles niveaux de tension et de courant.

La simulation PHIL est un scénario dans lequel un environnement de simulation échange virtuellement de l'énergie avec du matériel réel. La simulation « avec amplificateur dans la boucle » PHIL représente l'évolution naturelle du test HIL. Elle consiste à coupler un simulateur temps réel avec un amplificateur. Le simulateur temps-réel assure les échanges de signaux de faibles tensions et faibles courants entre l'environnement simulé et le matériel réel. Quant à l'amplificateur, il ajoute une interface de puissance avec les dispositifs testés, tout en assurant la rétroaction nécessaire (capteurs) vers le simulateur afin de fermer la boucle de régulation. Cette configuration convient aux applications fonctionnant en boucles fermées et capables de fournir ou d'absorber de la puissance.

La plate-forme PHIL permet d'étudier de plus importants flux de puissance non seulement entre équipements à l'essai, mais aussi avec le circuit électrique simulé. On peut ainsi tester une grande quantité de systèmes (convertisseurs de puissance, génératrices, moteurs, panneaux photovoltaïques, etc.) en mettant à profit la supériorité de la simulation numérique en matière de flexibilité et de sécurité sur les bancs analogiques et les dynamomètres classiques.

La figure 1.1 montre la boucle de simulation en temps réel des systèmes de haute puissance. Les simulateurs en temps réel d'OPAL-RT (tels que OP4510) fonctionnent avec un petit courant et une petite tension. De plus, ils sont sensibles aux harmoniques et à la puissance réactive. En contrepartie, les systèmes réels à simuler sont de haute puissance et peuvent générer des harmoniques, puisqu'ils sont considérés comme des charges non linéaires. Par conséquent, un amplificateur linéaire de type quatre quadrants est intégré dans la boucle, ce qui permet d'absorber et de générer de la puissance et d'éliminer les harmoniques et la puissance réactive provenant de la charge pour ne pas affecter les simulateurs en temps réel et les autres éléments de la boucle de simulation temps réel [1].

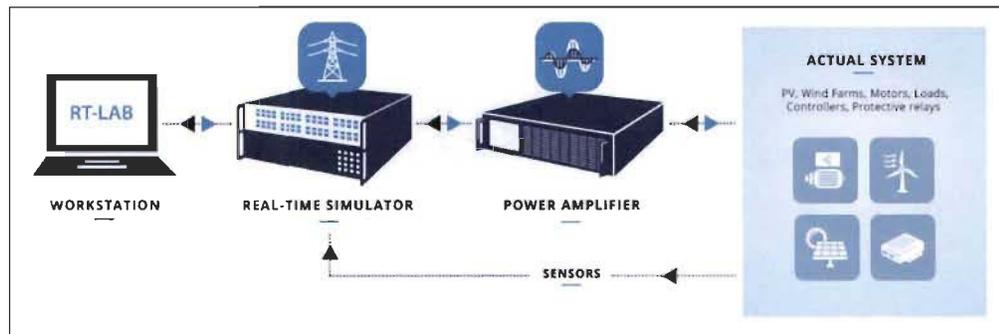


Figure 1.1: Représentation générale des simulateurs à temps réel (PHIL) [1]

La figure 1.2 présente la liaison entre les différents systèmes réels (moteur, éolienne, etc.) et les simulateurs temps réel par l'intermédiaire des amplificateurs quatre quadrants ou deux quadrants (suivant les besoins de l'application) qui permettent d'équilibrer l'échange de signaux électriques entre le système réel (moteur, système photovoltaïque, éolienne, etc.) et le simulateur temps réel.

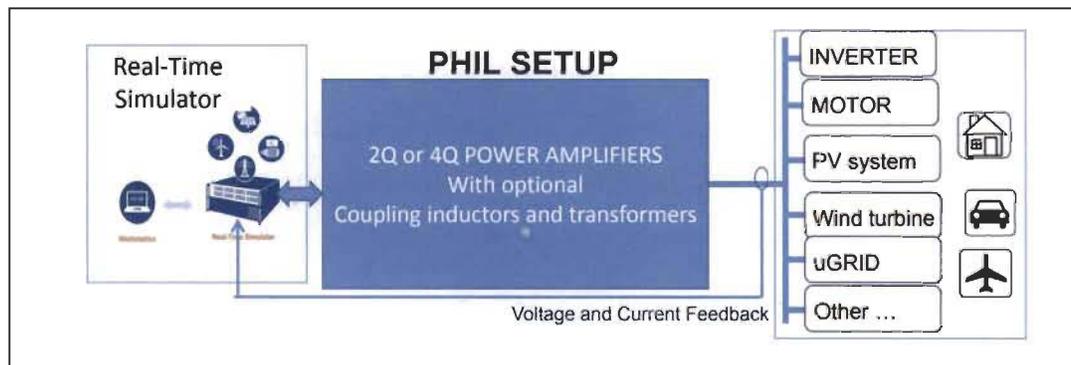


Figure 1.2 : Principe de la boucle PHIL [2]

L'objectif général de ce projet est la proposition d'un amplificateur linéaire quatre quadrants, avec étage d'absorption série et parallèle, allant de son étude approfondie à sa conception par simulation, sa réalisation en pratique et sa validation par des évaluations expérimentales aux cas ciblés par la compagnie Opal-RT Technologies.

1.2 Introduction du domaine de recherche

La réalisation d'un amplificateur quatre quadrants nécessite la liaison de plusieurs éléments de puissance, tels que les convertisseurs AC/DC contenant des interrupteurs de puissance (MOSFETs, IGBT, etc.), ce qui explique la classification des amplificateurs quatre quadrants parmi les applications d'électronique de puissance.

Afin d'absorber la puissance réactive et les harmoniques causés par les charges non linéaires, les amplificateurs quatre quadrants doivent contenir deux étages d'absorption (figure 1.3). Le premier est un étage d'absorption parallèle, semblable à un filtre de puissance active de shunt (SAPF), qui sert principalement à éliminer les harmoniques et la puissance réactive. Le deuxième est un étage d'absorption série, représenté par un système de transistors 'push-pull', qui sert à éliminer davantage le courant de retour causé par la charge réelle connectée au simulateur temps réel et le compenser.

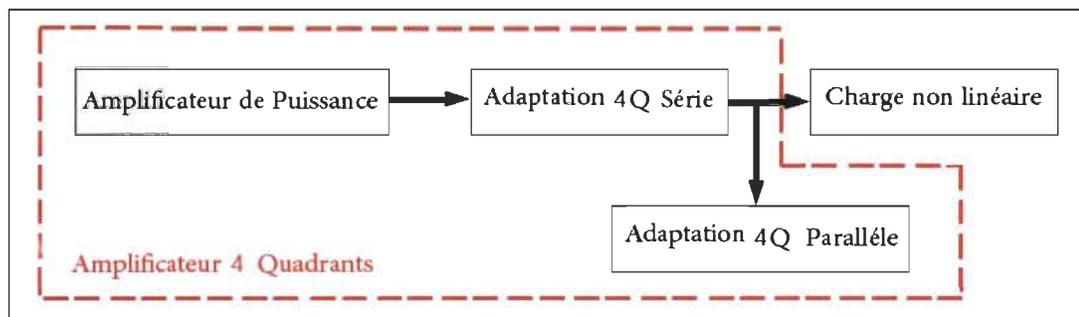


Figure 1.3 : Bloc de l'amplificateur quatre quadrants

1.3 Problématique du domaine de recherche

Les amplificateurs utilisés pour les systèmes HIL sont de type deux quadrants alors que pour les systèmes PHIL, on utilise des amplificateurs de type quatre quadrants (figure 1.4). Les amplificateurs de type deux quadrants peuvent fonctionner seulement dans le cas de génération de puissance, c'est-à-dire lorsque la puissance de l'amplificateur est positive (quadrants 1 et 3 de la figure ci-dessous). Les amplificateurs

de type quatre quadrants sont capables de générer la puissance, comme les amplificateurs deux quadrants, et d'absorber la puissance provenant de la charge (quadrants 2 et 4 de la figure suivante). Donc les amplificateurs deux quadrants peuvent seulement générer de la puissance alors que les amplificateurs quatre quadrants peuvent générer et absorber de la puissance.

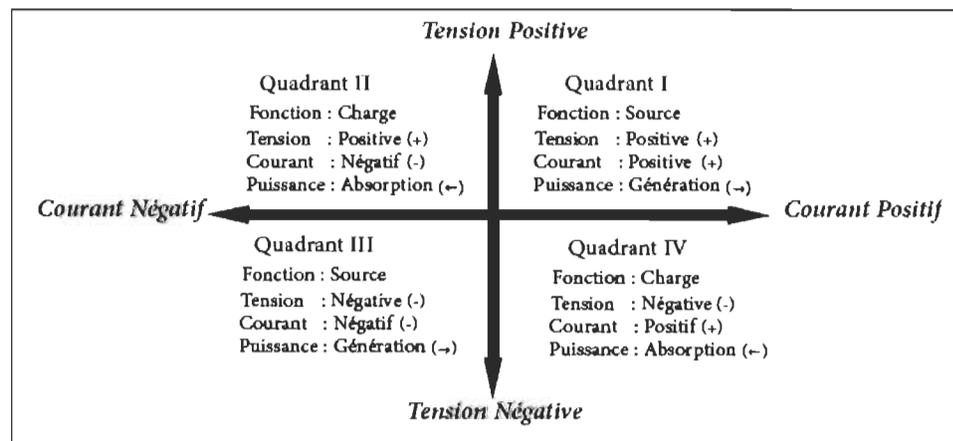


Figure 1.4 : États de fonctionnement d'amplificateur quatre quadrants [1]

Les amplificateurs, de type quatre quadrants présents sur le marché se caractérisent par une puissance d'environ 350W par unité. De plus, un minimum de trois amplificateurs de ce type est nécessaire, pour assurer les applications et les systèmes de haute puissance, pour la boucle de simulations temps réel. Cela peut être un facteur pour que le prix d'un tel simulateur soit relativement élevé. Afin de minimiser le coût de ces amplificateurs, ce projet en partenariat avec la compagnie OPAL-RT, a eu naissance.

Le deuxième défi est de réduire les dimensions de l'amplificateur quatre quadrants en choisissant des composants plus petites et plus performantes que celles utilisées précédemment dans les amplificateurs présents sur le marché et d'assurer la robustesse de la commande de l'amplificateur.

Il existe deux types d'amplificateurs : les amplificateurs linéaires et les amplificateurs de commutations. Les amplificateurs linéaires (figure 1.5) sont

caractérisés principalement par des transistors complémentaires PNP et NPN placés suivant la topologie push-pull.

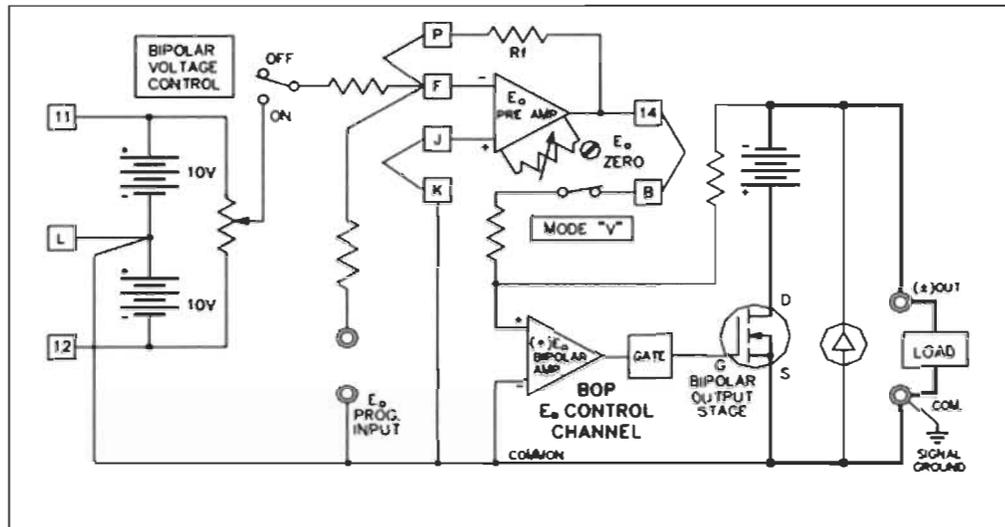


Figure 1.5 : Amplificateur linéaire [1]

Ces amplificateurs présentent plusieurs avantages tels que :

- Signal de sortie proportionnel à celui de l'entrée.
- Connexion facile avec les simulateurs.
- Large bande passante et temps de réponse réduit.

En contrepartie, ce type d'amplificateurs présente quelques inconvénients : le coût est relativement élevé et cet amplificateur est moins flexible parce qu'il peut être qu'un amplificateur de tension et il ne peut pas être à la fois amplificateur de tension et de courant.

Le deuxième type présente les amplificateurs de commutation (figure 1.6) qui se base sur des interrupteurs de puissance tels que MOSFET, IGBT, etc. Ces amplificateurs coutent moins cher que les autres amplificateurs et présentent une grande flexibilité parce qu'ils peuvent contrôler le courant et la tension à la fois. En contrepartie, le signal de sortie n'est pas proportionnel au signal d'entrée, la bande passante est réduite et la

commutation et le temps de réponse relativement élevé engendrent la présence d'un bruit dû aux commutations des interrupteurs de puissances.

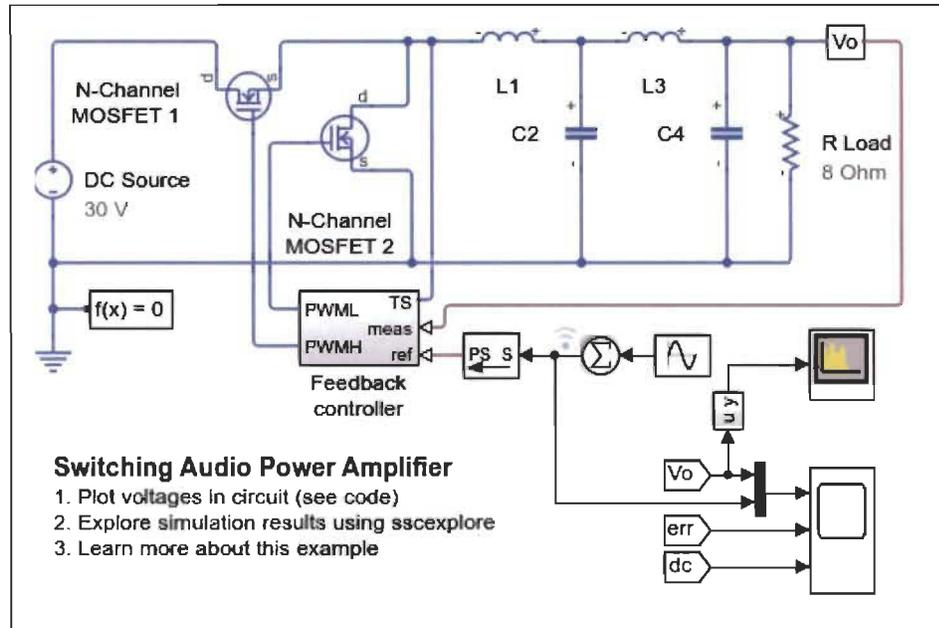


Figure 1.6 : Amplificateur de commutation [2]

Les applications pour ce projet exigent l'utilisation des amplificateurs linéaires parce qu'ils sont plus efficaces et répondent plus au cahier des charges de notre système de point de vue bande passante, efficacité, bruit, temps de réponse, etc.

1.4 Problématique liée au projet de maîtrise

Ce projet est constitué de deux grandes parties. La première concerne le dimensionnement des différentes composantes matérielles de l'amplificateur suivant les paramètres exigés par le cahier des charges (courants maximaux, tension et puissance, etc.), ce qui nécessite le bon choix et le bon dimensionnement des différentes composantes. La deuxième partie consiste à calibrer les contrôleurs qui agissent sur les interrupteurs d'électronique de puissance utilisés dans ce système. Afin d'assurer une bonne commande pour ces interrupteurs, il faut bien calibrer les contrôleurs utilisés pour la boucle de commande suivant des méthodes de calibration robustes et efficaces.

Pour les tests pratiques du système étudié, on peut trouver des problèmes qu'on ne peut pas voir en simulation ou dans l'étude théorique (par exemple l'oscillation sur le signal de commande des gâchettes des MOSFETs, le chemin de retour de courant à travers les diodes de roue libre des MOSFETs, etc.).

En plus du choix de topologie d'amplificateur à utiliser et la sélection des composants suivant les spécifications du cahier des charges, on s'intéresse au problème de contrôle des deux boucles (de courant du filtre actif et de la tension du bus DC) de l'étage d'adaptation parallèle. Pour cet étage d'adaptation, on va utiliser la topologie d'un filtre actif de puissance (SAPF) (figure 1.7) puisque ce type de filtre permet de compenser la puissance réactive et les harmoniques provenant de la charge. Afin d'adapter le fonctionnement du filtre actif suivant le besoin du système étudié, il faut calibrer les deux boucles de contrôle de ce système pour assurer. Cette calibration va permettre l'élimination des harmoniques, de la puissance réactive et aussi la puissance injectée par la charge afin d'empêcher cette dernière de détruire l'étage d'amplification.

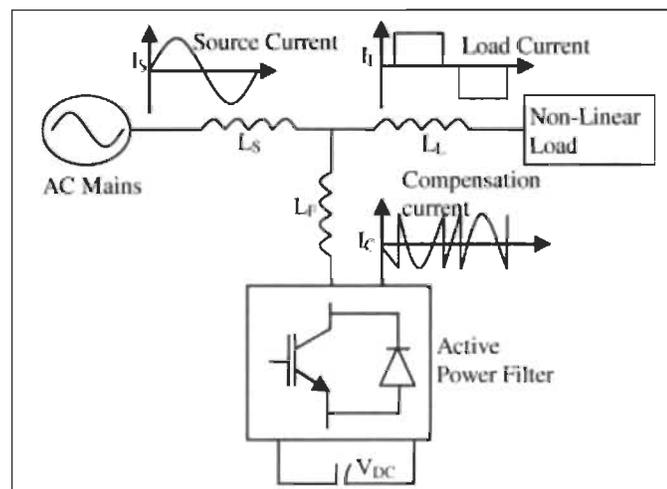


Figure 1.7 : Filtre actif (SAPF) [3]

Après la réalisation de la commande des deux boucles du filtre actif et les tests appropriés qui prouvent le bon fonctionnement de ce système, on doit assurer l'implémentation et l'adaptation du modèle de simulation avec l'environnement de tests du système HIL. Afin d'assurer cette adaptation, il faut utiliser des bibliothèques bien

spécifiques et gérer les temps de réponse (Delay) des différents éléments du système. Cela va permettre d'obtenir le même comportement des systèmes pour la simulation sous Matlab/Simulink et aussi pour les simulateurs temps réel HIL.

1.5 Objectifs

L'objectif principal de ce projet est de réaliser un amplificateur de puissance quatre quadrants, soit la partie matérielle (conception des circuits et des PCBs) et la partie contrôle (réalisation des parties de commandes appropriées) pour assurer le bon fonctionnement et l'intégration du système dans la boucle PHIL du simulateur temps réel. Afin d'atteindre ces objectifs, on doit valider le bon fonctionnement de plusieurs sous-systèmes tels que :

- La conception de PCB, nécessaire pour les différentes parties du projet (étage d'adaptation série et parallèle).
- La réalisation du contrôle des boucles de commande de l'étage parallèle (SAPF) à l'aide du logiciel Matlab/Simulink.
- L'adaptation du modèle de contrôle au modèle simulable sur HIL (sur CPU ou FPGA).
- La validation expérimentale du fonctionnement.

1.6 Méthodologie

Une méthodologie a été proposée afin d'atteindre les objectifs cités ci-haut. Les étapes de cette méthodologie sont réalisées suivant l'ordre chronologique comme suit :

- Étude bibliographique des systèmes de simulation temps réel, des systèmes PHIL ainsi que la structure de ces systèmes.
- Étude approfondie des amplificateurs quatre quadrants utilisés dans les systèmes PHIL.
- Répartition du système en deux grandes parties: étage d'absorption série et étage d'absorption parallèle.
- Réalisation de la simulation théorique de l'étage d'adaptation série moyennant les logiciels PSIM et Tina-TI de Texas Instrument et de l'étage d'adaptation parallèle avec le logiciel Matlab/Simulink.
- Validation de la partie commande du système en simulation en réalisant les différents scénarios et les différents cas possibles.
- Implémentation de la partie commande sur FPGA à l'aide de la bibliothèque XSG de Xilinx.
- Validation expérimentale du projet entier.

1.7 Conclusion

Des tests et des manipulations pratiques sont nécessaires pour s'assurer du fonctionnement d'un système électrique ou électronique de puissance. La méthode traditionnelle de faire le branchement réel du système est très coûteuse non seulement en termes du coût de matériel, mais aussi en termes de temps d'installation, assemblage, test, etc.

En essayant de trouver une solution qui permet de faire les tests pratiques sur les équipements avec un coût moins élevé que la méthode traditionnelle, les systèmes PHIL commencent à apparaître. Ces systèmes consistent à faire interagir les systèmes électriques réels avec les simulateurs afin d'obtenir le même comportement que les méthodes de test traditionnelles mais plus rapidement et avec un coût beaucoup plus élevé.

Le but de ce projet est de proposer une solution pour l'amplificateur de puissance entre le simulateur temps réel et les équipements électriques à tester tout en adaptant les signaux de puissance d'un côté et les signaux de contrôle et de faible puissance de l'autre côté.

CHAPITRE 2 : ÉTUDE BIBLIOGRAPHIQUE

Les systèmes de simulateur temps réel et les techniques PHIL ont une croissance importante ces dernières années dans l'industrie et même dans la recherche. Ils sont reconnus par leurs efficacités et robustesses pour le diagnostic des systèmes électriques de puissance. Parmi les éléments importants et indispensables des systèmes PHIL, on trouve les amplificateurs quatre quadrants qui assurent la partie de puissance dans la boucle de simulation à temps réel. Dans ce chapitre, on présente les différentes méthodes généralement adoptées pour la réalisation des systèmes PHIL ainsi que les amplificateurs de puissance quatre quadrants avec les différents éléments qui constituent ces amplificateurs.

2.1. Les systèmes PHIL

Les systèmes PHIL permettent, non seulement de tester des contrôleurs réels (par ex.: le cas des interfaces avec des signaux de faible puissance), mais aussi de soumettre de l'équipement à des stress réels en permettant à une simulation de faire circuler les puissances simulées physiquement par le biais d'amplificateurs de puissance [4]. Pour ce faire, il existe plusieurs types d'amplificateurs, chacun ayant ses avantages et ses inconvénients. Selon [5], les amplificateurs linéaires sont les plus performants, puisqu'ils garantissent une entrée de contrôle analogique et une meilleure précision. Les travaux dans [5] permettent aussi de mieux cerner les enjeux entourant les amplificateurs dédiés aux simulations de type PHIL. Les travaux proposés dans [6], [7] et [8] présentent aussi certaines applications typiques de simulation de type PHIL.

La stabilité des simulations avec les systèmes PHIL est un élément primordial à garantir dans toutes les installations de ce type. De plus, il faut garantir la stabilité du système en maintenant une précision acceptable de mesures effectuées. L'étude [9] montre certaines directives et conditions à suivre afin de maintenir le système stable.

Afin de réaliser la boucle de simulations temps réel PHIL, l'auteur de l'article [9] a utilisé la plateforme 'Real Time Digital Simulator (RTDS)'. Cette plateforme assure des simulations très proches des systèmes réels puisqu'elle se compose de processeur à vitesse élevée et de plusieurs E/S qui assurent l'interfaçage entre le système RTDS et l'équipement réel. La stabilité du système PHIL dépend de l'impédance équivalente du côté du simulateur ainsi que du côté de l'équipement réel à tester (Device Under Test : DUT). Il est aussi important de noter que les délais causés par les différentes composantes de la boucle des équipements réels agissent directement sur la stabilité du système.

Les études [10] et [11] montrent que la stabilité et la précision dépendent aussi des caractéristiques des dispositifs d'interfaçage. Un filtre passe-bas peut réduire le bruit de haute fréquence, mais en contrepartie, il diminue la précision des résultats. La compensation de phase peut être utilisée pour réduire l'effet des retards des mesures de la boucle de PHIL. D'après cette étude, il faut opter pour un compromis entre la stabilité du système avec boucle PHIL et la précision des mesures obtenues.

Le facteur coût est également un critère très important à considérer pour la validation des performances des systèmes de simulation temps réel. Les systèmes de test en boucle fermée de type PHIL nécessitent des équipements matériels et des topologies de contrôle, comme le montre l'étude [12]. La performance et l'efficacité de ces équipements sont influencées par le coût. Il y a donc un autre compromis à satisfaire entre les performances exigées et les coûts associés pour l'application. Cet article [12] utilise la méthode 'Voltage Source Converter (VSC)' en réalisant une sortie de tension selon les références de tension et de courant fourni par le système réel.

2.2. Étage d'adaptation série

Même si des modèles d'amplificateurs linéaires de puissance sont bien connus et maîtrisés depuis des années [13], la sélection des composantes est primordiale et l'absence de documentation, autre que commerciale, concernant la conception du circuit

complet demande un effort de recherche, de test et de conception supplémentaire.

L'étage d'absorption en série avec l'amplificateur peut être conçu en utilisant des étages de puissance utilisant une topologie dite PUSH-PULL connectée à une source à courant continu (CC) à 4 quadrants. Cette topologie permet de dissiper ou régénérer la puissance provenant de la charge. Il existe plusieurs topologies de source à 4 quadrants. Il y a premièrement les convertisseurs de courant alternatif (CA) à courant continu (CA-CC) utilisant des étages de conversion de la tension par le biais d'étages composés d'électronique de puissance et d'un contrôleur dédié [14]. De plus, les convertisseurs CC-CC peuvent présenter une optimisation des coûts et de l'espace occupé [15]. Cette étude présente une topologie réduite des convertisseurs CC-CC qui assure le même fonctionnement que les topologies traditionnelles. La nouvelle approche [15] se base uniquement sur deux interrupteurs de puissance bidirectionnelle, deux bobines et un condensateur. Avec l'apparition des nouvelles technologies pour la production de l'énergie électrique, telles que les éoliennes et les photovoltaïques, une limitation de puissance de couplage pour certains convertisseurs CC-CC a été constatée [16].

Cette problématique nous a amenés à utiliser un nouveau concept de découplage des enroulements primaires dans les transformateurs à bobinages multiples. Ce nouveau concept '*Four Quadrants Integrated Transformers*' (FQIT) se compose de quatre enroulements au secondaire qui sont disposés dans un modèle quadratique avec deux enroulements primaires perpendiculaires. FQIT permet de surmonter les limitations des convertisseurs traditionnels, tels que '*Single Input Converters*' (SIC). Ce nouveau transformateur (FQIT) fonctionne comme un transformateur de rapport variable, où la tension de sortie peut être réglée en changeant le déphasage d'angle entre les deux étages de puissance d'entrée. Le fait que les deux enroulements primaires sont découplés, le transformateur 4 quadrants permet aux deux étages de puissance d'entrée de transférer l'énergie dans la charge de sortie simultanément. Cela permet d'optimiser l'utilisation de sources d'énergie diversifiées, de simplifier la structure du système,

d'améliorer la flexibilité, de réduire le coût global et d'améliorer l'efficacité énergétique.

Une topologie de convertisseur CC-CC haute tension pour le transfert d'énergie bidirectionnel entre une source continue base tension et une charge capacitive haute tension est étudiée dans [17], [18] et [19]. Cette topologie est un convertisseur Flyback bidirectionnel qui utilise un contrôle de fréquence de commutation variable pour le mode de charge et un contrôle de fréquence de commutation constante pour le mode de décharge. Le rendement du convertisseur Flyback est de 85% et 80% pour les modes de charge et de décharge respectivement. Le convertisseur bidirectionnel de Flyback est une solution optimisée pour des applications d'onduleur domestique ayant la conversion CA-CC bidirectionnelle.

L'évolution des topologies de convertisseurs CC-CC ne cesse pas à améliorer et à augmenter le rendement. Il existe des topologies de convertisseur CC-CC qui ne présentent pas de problème de démarrage et qui n'ont pas de pics de tension de commutation [20]. Ces convertisseurs se caractérisent aussi par une très petite ondulation sur le courant ce qui présente un atout très important pour l'amélioration des performances par rapport aux autres convertisseurs. Cette nouvelle approche de convertisseur est connue sous le nom de 'Forward-flyback bidirectionnel dc-dc converter (BDC)' ou des convertisseurs hybrides.

2.3. Étage d'adaptation parallèle

L'étage parallèle est la partie la plus importante dans ce projet. En effet, cette partie assure le contrôle et la compensation du courant de retour de la charge pour ne pas affecter les équipements électroniques à faible courant (simulateurs, ordinateurs, capteurs, etc.) présents dans la boucle de simulation temps réel. À part son rôle de protection, la partie d'adaptation parallèle assure aussi l'interfaçage et le lien de la partie puissance entre l'étage d'amplification et les équipements réels sous test (DUT).

2.3.1 Théories des topologies et techniques de filtrage en parallèle

La topologie d'absorption parallèle peut être réalisée à partir des topologies de filtre de puissance réactive et harmonique. Ces topologies peuvent être utilisées soit en dissipation ou en mode de génération. L'objectif d'utilisation de ces topologies est d'éliminer les harmoniques et d'absorber la puissance réactive, mais peut être aussi utilisé afin de compenser l'ensemble de puissance.

Le filtre de puissance active (Active Power Filter :APF) utilise des onduleurs pour compenser les harmoniques et la puissance réactive. Il introduit au réseau électrique un signal composé d'harmoniques indésirables, mais de polarités opposées de sorte que la somme des courants initiaux et introduits s'annule. Le filtre de puissance active exécute cette action en utilisant le contrôleur approprié afin de déduire le courant de référence qui comprend la partie harmonique du courant de charge.

Le filtre de puissance active peut être installé en série ou en parallèle avec la charge. Lorsqu'il est placé en parallèle, il est appelé shunt : Shunt Active Power Filter (SAPF). Il est largement utilisé dans le réseau électrique pour éliminer les harmoniques du courant et compenser la puissance réactive afin d'équilibrer les charges déséquilibrées et réduire les pertes de puissance des sources d'énergie. L'objectif du SAPF est de maintenir le taux de distorsion des harmoniques (THD) du courant de la source au-dessous de la limite spécifiée par la norme IEEE 519.

Diverses topologies et logiques de contrôle sont employées dans la littérature. Les travaux dans [21] et [22] ont utilisé un onduleur de source de tension (VSI) comme un filtre de puissance active (SAPF) pour compenser les harmoniques et la puissance réactive. Un *DC-link* est utilisé comme régulateur de tension du condensateur basé sur un correcteur proportionnel et intégral (PI) pour déterminer le courant de référence. Un pont redresseur, avec une charge RL ou RC qui agit comme des charges non linéaires, a été également adopté.

Ces études montrent que la performance du SAPF dépend de deux facteurs : la référence du courant (obtenue par un correcteur PI sur la tension *DC-link*) ainsi que la boucle contrôle. Il existe plusieurs moyens afin de contrôler le courant, parmi lesquels on peut citer : contrôle à base de MLI (Modulation en Largeur d'Impulsion), contrôle du courant d'hystérésis, contrôle d'hystérésis à double bande et méthode de contrôle prédictif MLI. De plus, l'étude présente l'utilisation d'un algorithme MPCC (Model Predictive Current Control) utilisé pour contrôler les commutateurs de puissance afin de générer les harmoniques opposés et les injecter au niveau du point de couplage commun (PCC) pour compenser les harmoniques et la puissance réactive. La stratégie de contrôle du filtre actif de shunt est mise en œuvre suivant deux étapes : (i) l'extraction du courant de compensation de référence et (ii) la génération des signaux de grille pour commander les dispositifs de commutation de puissance de VSI (Voltage Source Inverter).

Les auteurs de [23] utilisent la méthode de la puissance active et réactive instantanée (théorie P-Q) pour générer un courant de filtre actif de compensation, où la tension du circuit intermédiaire est contrôlée par un régulateur PI. Le contrôleur proportionnel et intégral (PI traditionnel) est utilisé afin d'assurer le contrôle de la tension de liaison CC pour obtenir le courant de référence du filtre. Cette étude a été basée sur la topologie CHB-MLC (*Cascaded H-Bridge - Multi Level Converter*) pour la réalisation du filtre de puissance active. Cette topologie fournit un rendement élevé pour des applications de moyennes et hautes tensions. La théorie P-Q est aussi utilisée afin de générer le courant de référence pour CHB-MLC. CHB est une topologie universellement adoptée dans le domaine d'onduleur multi-niveau, pour des applications haute puissance en raison de sa structure modulaire, sa capacité à produire de hautes tensions en sortie et produire les plus petites tensions du mode commun.

La technique CHB-MLI est considérée comme la topologie la plus utilisée pour commander les interrupteurs de puissance. Cette topologie présente une efficacité et un rendement meilleur que d'autres techniques de commutation. En plus, cette topologie permet de minimiser les pertes de commutation.

Il existe plusieurs techniques de modulation qui assurent la commande des interrupteurs de puissance [24] (figure 2.1), tels que : ‘Multi-Level Sinusoidal / Mutli-Carrier PWM’, ‘SpaceVector (SVM PWM)’ et ‘Selective Harmonic Elimination (SHE)’. On va se baser sur la technique ‘Multi-Level Sinusoidal / Mutli-Carrier PWM’ puisqu’elle est caractérisée par la simplicité de réalisation et aussi la qualité de signal généré. Cette technique est composée de trois parties, soit ‘Level Shifted PWM’, ‘Phase Shifted PWM’ et ‘Hybrid PWM’. De même, la topologie ‘Level Shifted PWM’ se décompose en trois techniques: ‘Phase Disposition PWM (PD-PWM)’, ‘Phase Opposition Disposition PWM (POD-PWM)’ et ‘Alterative Phase Opposition Disposition PWM (APOD-PWM)’.

- La technique PD-PWM se caractérise par le fait d’avoir tous les signaux de modulation en phase et un signal sinusoïdal est continuellement comparé pour produire les signaux de commande.
- Dans la technique POD-PWM, le signal de modulation PWM qui se trouve au-dessus de la ligne de référence (zéro) est déphasé de 180 degrés par rapport à la modulation des signaux porteurs en dessous de la ligne de référence.
- Technique APOP-PWM : dans cette technique, les deux porteuses qui se suivent sont déphasées de 180 degrés.

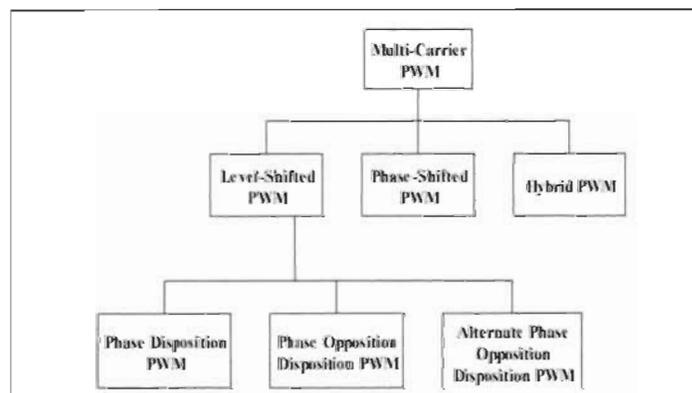


Figure 2.1 : Classification des techniques multi porteuse [24]

Les travaux dans [25] présentent une nouvelle approche pour les filtres actifs de puissance en utilisant la méthode de trame D-Q synchrone. La transformation D-Q pour le système monophasé est formulée par un vecteur imaginaire considéré et réalisé en fournissant un retard de 90° au signal original. Cette étude présente aussi une comparaison entre la théorie P-Q et celle de référence D-Q afin de montrer la différence entre les deux approches. L'avantage d'utilisation de la trame D-Q synchrone est que la tension fondamentale, le courant fondamental, la tension et le courant des harmoniques sont facilement extraits, ce qui permet l'annulation des harmoniques. La théorie P-Q est utilisée pour obtenir le courant de compensation de référence (pour le filtre actif Shunt) et la tension de compensation de référence (pour le filtre actif série) qui devraient être appliqués au système pour compenser la puissance réactive et les harmoniques. La théorie P-Q est principalement proposée pour les systèmes triphasés. Des études ont été réalisées visant l'application du filtre actif hybride afin d'utiliser cette théorie pour des systèmes monophasés.

L'étude réalisée dans [3] présente le filtre de puissance active Shunt monophasé (SAPF) en se basant sur la théorie de la puissance instantanée. La performance de l'APF dépend de la stratégie de contrôle de la théorie de puissance instantanée combinée afin de réduire le THD causé par la charge. Généralement, la théorie de la puissance instantanée est implémentée via un filtre de puissance active triphasée. Cependant, cette théorie peut être utilisée en phase unique en supposant égaux la tension et le courant de cette phase et les deux autres tensions et courants des autres phases sont dupliqués avec un angle de 120° . Afin d'évaluer la performance du Shunt APF, la topologie CHB-MLI est testée avec différents types de techniques de commutation.

Les travaux dans [27] et [28] présentent un algorithme d'auto-charge amélioré en introduisant une nouvelle fonctionnalité connue sous le nom d'élimination d'erreur de la taille de pas pour améliorer les performances du *DC-Link* de tension du condensateur. La méthode d'élimination d'erreur de taille de pas (*Step Size Error Cancellation*), moyennant le correcteur de type PI ou à logique floue (FLC), permet de

couvrir les opérations en régime permanent et dynamique. Donc, cette approche permet l'élimination des harmoniques en régime dynamique (transitoire).

Les études de [29] et [30] présentent l'architecture des convertisseurs de puissance (AC-DC) à base de carbure de silicium (SiC) avec la topologie des systèmes d'alimentation intégrés (Integred Power Systems : 'IPS') pour des applications de haute tension (MV), une fréquence de commutation relativement élevée (>20 KHz) et avec un courant qui peut atteindre 250 A. Les études [31], [22] et [33] présentent des méthodes utilisées pour minimiser les pertes de commutation et les pics de tension, engendrés par la fréquence de commutation afin de mieux réaliser la topologie de filtrage actif. Les techniques présentées dans ces études seront très utiles pour la réalisation pratique de notre système, car ils permettent de garder le bon fonctionnement des interrupteurs de puissance et évitent leurs endommagements à cause du phénomène de commutation.

2.3.2 Principe de fonctionnement du filtre actif

Le filtre actif de puissance sert à éliminer la puissance réactive et les harmoniques provenant de la charge non linéaire [22]. Le but de l'élimination de la partie des harmoniques et puissance réactive est de garder la bonne forme d'onde et phase du courant du réseau et ne pas polluer le réseau électrique par des éléments qui provoquent la dégradation de la qualité de courant fourni par le réseau.

Le système (figure 2.2) est composé d'une charge non linéaire qui injecte des harmoniques et de la puissance réactive sur le réseau. Pour éliminer les harmoniques, un module d'électronique de puissance composé de quatre IGBT est introduit avec un condensateur en parallèle (bus de tension continu). Le but de ce module est d'introduire un signal avec des harmoniques de même amplitude que celle générée par la charge non linéaire, mais déphasé de 180 degrés afin de s'annuler au point de couplage commun (PCC), comme le montre l'étude [22].

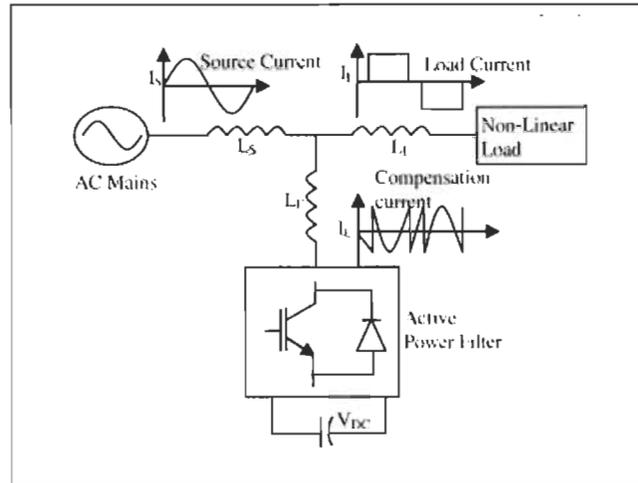


Figure 2.2 : Système filtre de puissance active shunt (SAPF) [22]

2.3.3 Théorie PQ

La théorie PQ est une technique utilisée afin d'assurer la compensation instantanée de la puissance réactive et du courant des harmoniques [34] et [35]. La génération de la consigne de courant de compensation se base sur l'annulation de la partie alternative de la puissance active du côté de la charge.

Admettons que les équations de puissances instantanées actives et réactives sont :

$$P_{\phi}(t) = V_r(t) \cdot I_r(t) + V_i(t) \cdot I_i(t) \quad (1)$$

Et

$$q_{\phi}(t) = V_r(t) \cdot I_i(t) - V_i(t) \cdot I_r(t) \quad (2)$$

Ces deux équations peuvent s'écrire sous le plan matriciel :

$$\begin{bmatrix} P \\ Q \end{bmatrix} = \begin{bmatrix} V_r & V_i \\ -V_i & V_r \end{bmatrix} \cdot \begin{bmatrix} I_r \\ I_i \end{bmatrix} \quad (3)$$

Alors le courant de compensation peut s'écrire sous la forme :

$$\begin{bmatrix} I_{comp_r} \\ I_{comp_i} \end{bmatrix} = \begin{bmatrix} V_r & V_i \\ -V_i & V_r \end{bmatrix}^{-1} \cdot \begin{bmatrix} P \\ Q \end{bmatrix} \quad (4)$$

Cela peut nous amener à écrire l'équation de courant instantané de compensation :

$$I_{comp}(t) = \frac{V_r(t).p(t) - V_i(t).q(t)}{V_r^2(t) + V_i^2(t)} \quad (5)$$

Après avoir obtenu l'équation de courant de compensation instantanée (équation 5), on peut maintenant la traduire en diagramme bloc (figure 2.3) en se basant sur les courants et les tensions instantanées de la charge. Cette nouvelle forme de diagramme bloc permet de tester cette approche et de vérifier l'efficacité de cette méthode par simulation à l'aide du logiciel Matlab/Simulink.

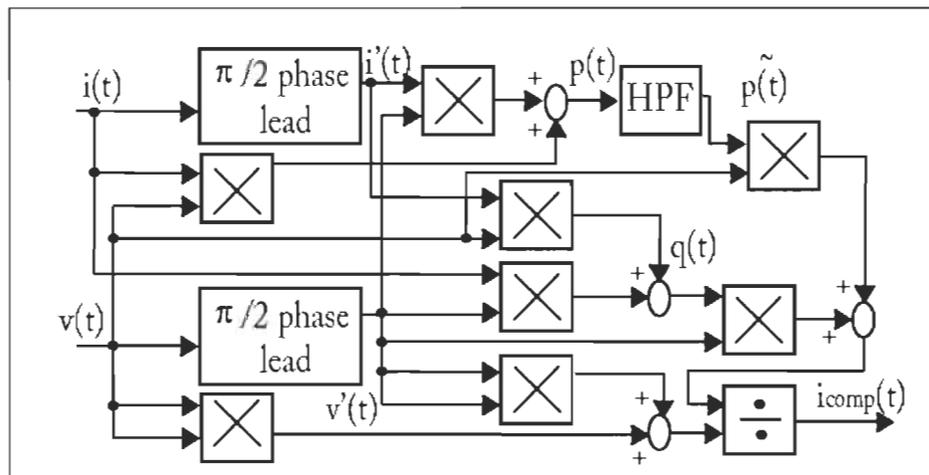


Figure 2.3 : Diagramme bloc de la théorie PQ [35]

Ce courant de compensation obtenu est utilisé comme courant de référence que le filtre actif doit injecter au point de couplage commun (PCC) afin de compenser les harmoniques et la puissance réactive causé par la non-linéarité de la charge. Afin d'assurer la compensation de la puissance réactive et des harmoniques, le courant de compensation injecté par le filtre doit être de même forme, même fréquence, mais de phase inverse que le courant de la charge.

À la sortie de l'étage d'adaptation parallèle et en mode d'absorption, on obtient un courant provenant de la charge. Ce dernier, qui ne contient pas d'harmoniques, est de même fréquence que la tension fournie par l'amplificateur. D'autre part, ce courant est déphasé de 180 degrés par rapport à celui de l'amplificateur, ce qui prouve que le système fonctionne en mode absorption. Dans ce cas, le courant va être absorbé par l'amplificateur. Ce phénomène peut endommager l'amplificateur de puissance. Donc on doit acheminer ce courant pour l'injecter dans le réseau. Avant d'injecter le courant de retour dans le réseau, il faut s'assurer que ce courant ne contient pas d'harmoniques et que sa fréquence est la même que la tension du réseau. Afin d'assurer cette tâche, plusieurs études utilisent les techniques de convertisseur AC/DC/AC dos à dos [36]. Le convertisseur AC/DC/AC est composé essentiellement de deux convertisseurs de puissance monophasé en 'back to back' avec un bus DC entre les deux convertisseurs. Le bus DC assure le rôle de conversion AC/DC (de la charge vers le bus DC) et par la suite du DC/AC (du bus DC vers le réseau).

2.4. Conclusion

La réalisation d'un amplificateur de puissance quatre quadrants est complexe. L'adaptation du courant de retour de la charge et l'élimination des harmoniques et de la puissance réactive ne sont pas facilement abordables. Cet amplificateur contient plusieurs étages d'adaptation de puissance. Chaque étage est composé d'une partie matérielle (dimensionnement et modélisation des composantes) et une partie logicielle (contrôle et commande des interrupteurs de puissance).

Dans le chapitre suivant, on va présenter la méthodologie pour la conception et la modélisation des différents systèmes de l'amplificateur quatre quadrants ainsi que les différentes étapes pour assurer le contrôle et la commande des sous-systèmes étudiés.

CHAPITRE 3 : MODÉLISATION ET CALIBRATION DE LA COMMANDE

Dans ce chapitre, on s'intéresse à l'étage d'adaptation parallèle de l'amplificateur quatre quadrants. Cette partie se base sur le concept d'un filtrage actif de shunt (SAPF). Il s'agit d'un convertisseur de puissance à base d'IGBT ou de MOSFETs. Ce chapitre est dédié au dimensionnement et la modélisation des différentes composantes qui constituent cette partie pour un système monophasé, ainsi que la partie contrôle et commande qui va agir sur les interrupteurs de puissance afin de donner les réponses désirées du système.

3.1. Présentation du système (SAPF)

Les filtres de puissance actifs (APF) utilisent les onduleurs pour compenser les harmoniques et la puissance réactive. Ils introduisent au réseau un signal composé d'harmoniques indésirables, mais de polarités opposées de sorte que la somme algébrique des courants initiaux et introduits s'annule. Le filtre de puissance active exécute cette action en utilisant le contrôleur approprié afin de déduire le courant de référence qui comprend la partie harmonique du courant de charge.

Le filtre de puissance active peut être installé en série ou en parallèle avec la charge. Lorsqu'il est placé en parallèle, il est appelé shunt : 'Shunt Active Power Filter (SAPF)'. Il est largement utilisé dans le réseau électrique pour éliminer les harmoniques et compenser la puissance réactive afin d'équilibrer les charges déséquilibrées et réduire les pertes de puissance des sources d'énergie. L'objectif du SAPF est de maintenir le taux de distorsion des harmoniques (THD) du courant de la source au-dessous de la limite spécifiée par la norme IEEE 519.

La figure 3.1 montre une représentation générale du système étudié dans ce projet. Le système est composé d'une charge non linéaire qui injecte des harmoniques et

de la puissance réactive sur le réseau. Pour éliminer les harmoniques, un module d'électronique de puissance composé de quatre IGBT est introduit avec un condensateur en parallèle (bus de tension continu). Le but de ce module est d'introduire un signal avec des harmoniques de même amplitude que celle générée par la charge non linéaire, mais déphasé de 180 degrés afin de s'annuler au point de couplage commun (PCC).

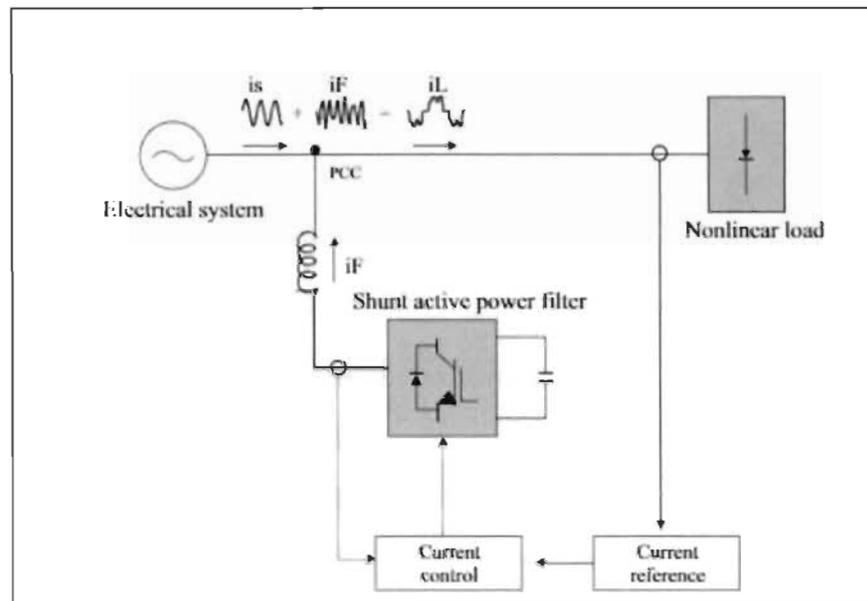


Figure 3.1 : Structure générale du système SAPF [37]

La topologie du filtre actif shunt (SAPF), présentée ci-haut, contient plusieurs éléments à dimensionner et à calibrer. Le choix des interrupteurs de puissance (IGBT, MOSFET, etc.) se base sur plusieurs critères tels que la tension et le courant maximal à supporter et aussi la fréquence de commutation maximale pour commander ces interrupteurs.

Afin d'assurer le bon fonctionnement de cette topologie, il faut également bien calibrer le condensateur du bus DC et la bobine de filtrage selon le cahier des charges du projet. La partie suivante présente le dimensionnement du condensateur du bus DC et la bobine entre le filtre actif et le point de couplage commun PCC.

3.2. Dimensionnement du bus DC et de la bobine

En plus de sa partie commande, le filtre actif de puissance (SAPF) se base sur plusieurs éléments passifs de puissance (MOSFET, condensateurs de bus DC, bobine de ligne, etc.). Afin de garantir le bon fonctionnement de notre système, il faut bien calibrer et dimensionner ses différentes composantes.

3.2.1. Dimensionnement de l'inductance de ligne

L'inductance de ligne permet d'assurer une meilleure protection contre les surtensions du réseau et de réduire les harmoniques du courant produites par les interrupteurs de puissance du filtre actif SAPF. L'étude [38] présente une méthode bien détaillée pour le dimensionnement des composantes passifs d'un système semblable.

La bobine de ligne est située entre l'amplificateur et le filtre. L'ondulation de courant entre ces deux points est donnée par :

$$\Delta I = \frac{V_{bus}}{4.L.f} \quad (6)$$

D'autre part, la tension du bus DC pour un système monophasé doit obéir l'équation suivante :

$$V_{bus} > \frac{\sqrt{2}}{\sqrt{3}} \cdot V_{réseau} \quad (7)$$

$$\text{Or } V_{réseau} = 120 \text{ V}$$

$$\text{Donc : } V_{bus} > 97.97 \text{ V}$$

Avec : V_{bus} : tension du bus DC.

$V_{réseau}$: tension du réseau.

f : fréquence.

L : inductance du circuit.

En plus de la tension du bus DC, la fréquence d'application est obtenue comme suit :

$$f_{app} = 2 * f_{sw} = 2 * 100 * 10^3 = 200 \text{ Khz} \quad (8)$$

Avec : f_{app} : fréquence d'application.

f_{sw} : fréquence de commutation.

Puisque l'ondulation de courant affecte la durée de vie des condensateurs du bus DC et de tous les autres équipements électriques dans le système, on doit essayer de garder cette ondulation au minimum possible afin de maximiser la durée de vie du système. Après avoir effectué toutes ces étapes, on peut déduire la valeur d'inductance de la bobine de ligne comme suit :

$$L = \frac{V_{bus}}{4 \cdot \Delta I \cdot f} = 0.2 \text{ mH} \quad (9)$$

En simulation, et avec cette valeur d'inductance, notre système fonctionne correctement, mais on a constaté que le fonctionnement n'est pas optimal et qu'on peut améliorer la qualité d'onde de courant de ligne. Donc on a augmenté progressivement la valeur de l'inductance en simulation tout en évaluant l'impact de cette variation. Après plusieurs essais et tests, on a choisi une inductance de valeur **L = 5 mH**.

3.2.2. Dimensionnement de condensateur du bus DC

Afin d'assurer la performance et la qualité d'onde, le condensateur du bus DC doit assurer une tension constante à plus ou moins 5% de la valeur nominale de la tension. L'architecture générale d'un filtre actif avec bus DC est présentée à la figure 3.2.

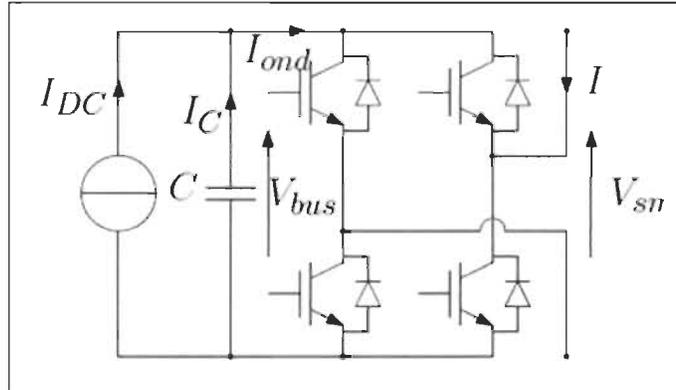


Figure 3.2 : Architecture générale du SAPF [17]

Selon la figure 3.2, le courant instantané qui traverse le condensateur peut s'écrire :

$$I_c(t) = I_{ond}(t) - I_{DC}(t) \quad (10)$$

D'où,

$$I_c(t) = I \cdot \sqrt{2} \cdot r \cdot \sin^2(2 \cdot \pi \cdot f_{grid} \cdot t) - \frac{I \cdot \sqrt{2} \cdot r}{2} \quad (11)$$

D'autre part, l'ondulation de tension du bus DC est exprimée comme suit :

$$\Delta V = \frac{1}{C_{bus}} \cdot \int_0^{T/8} I_c(t) \cdot dt \quad (12)$$

Cette équation peut s'écrire aussi :
$$\Delta V = \frac{I \cdot \sqrt{2} \cdot r}{8 \cdot \pi \cdot f_{grid} \cdot C_{bus}} \quad (13)$$

Par la suite, on peut exprimer l'expression du condensateur du bus DC par cette équation:

$$C_{bus} = \frac{I \cdot \sqrt{2} \cdot r}{8 \cdot \pi \cdot f_{grid} \cdot \Delta V} \quad (14)$$

Où : ΔV : est l'ondulation crête à crête de la tension.

I : Valeur efficace du courant.

r : indice de modulation : $r < 0.9$

f_{grid} : fréquence du réseau.

Après l'analyse numérique, on obtient :

$$C_{bus} = \frac{10 \cdot \sqrt{2} \cdot 0.7}{8 \cdot \pi \cdot 60 \cdot 2} = 3.28 \text{ mF}$$

3.3. Dimensionnement du circuit de snubber

La commande des interrupteurs de puissance peut entraîner l'apparition des pics de tensions. Ces pics sont causés par l'inductance du circuit pendant le passage du signal de commande du niveau bas au niveau haut (figure 3.3).

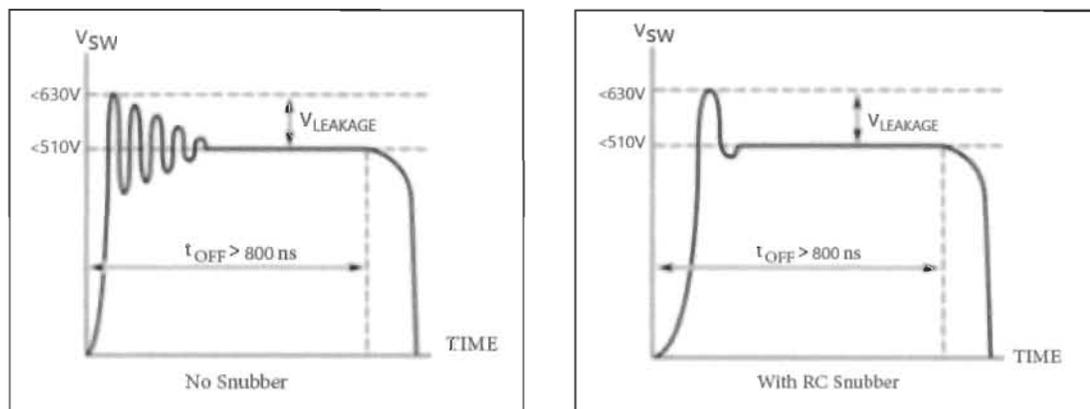


Figure 3.3 : Impact du snubber [39]

Les pics de tension peuvent endommager les interrupteurs de puissance et par la suite tout le circuit. Afin de réduire et de minimiser ces risques, on va ajouter un circuit 'RC Snubber' en parallèle avec chaque interrupteur de puissance. Pour assurer le bon rendement de l'élimination des pics de tension de commutation à l'aide du circuit RC Snubber, il faut bien dimensionner ce circuit. L'expression de la résistance du Snubber est comme suit :

$$R_s \leq \frac{V_0}{I} \quad (15)$$

Le condensateur du Snubber dépend de la tension maximale aux bornes de l'interrupteur de puissance et aussi de la fréquence de commutation utilisée comme le montre l'équation suivante :

$$C_s = \frac{1}{V_0^2 \cdot f_{sw}} \quad (16)$$

Où : R_s : *Résistance du Snubber.*

C_s : *Capacité du Snubber.*

V_0 : *Tension maximale aux bornes du Mosfet.*

f_{sw} : *fréquence de commutation.*

3.4. Calibration des correcteurs

Le but de la réalisation du filtre actif shunt (SAPF) est principalement d'éliminer les harmoniques et compenser la puissance réactive. Pour la réalisation de ce filtre, on doit contrôler la tension du bus de tension continu et le courant fourni par l'onduleur du SAPF. Donc, pour assurer le bon fonctionnement de notre filtre il faut bien calibrer les deux boucles de contrôle de tension et de courant.

3.4.1. Boucle de contrôle de courant

La figure suivante (figure 3.4) présente le contrôle en boucle fermée du courant de compensation du filtre SAPF. Le contrôle en boucle fermée est composé d'un correcteur de type PI (Proportionnel Intégrale) et de l'équation de transfert représentative du système à contrôler.

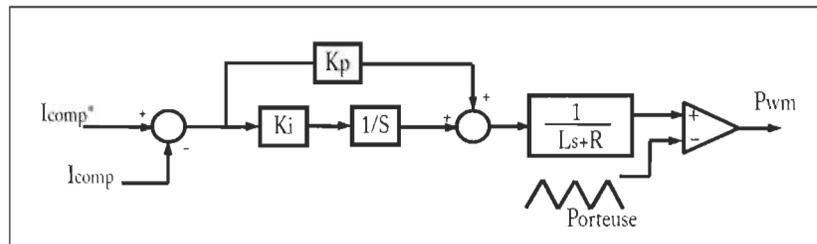


Figure 3.4 : Boucle de contrôle de courant

Après avoir réalisé la boucle de contrôle du courant, on doit calculer les paramètres des gains du correcteur PI.

L'équation de transfert du système est donnée par:

$$\frac{I_{comp}^*}{I_{comp}} = \frac{\left(kp + \frac{Ki}{S}\right) \frac{1}{L.S+R}}{1 + \left(kp + \frac{Ki}{S}\right) \frac{1}{L.S+R}} \quad (17)$$

Après un réarrangement de cette équation, on obtient :

$$\frac{I_{comp}^*}{I_{comp}} = \frac{(Kp.S + Ki) \cdot \frac{1}{L}}{S^2 + \left(\frac{R+kp}{L}\right) \cdot S + \frac{ki}{L}} \quad (18)$$

D'autre part on sait que la forme d'une équation de transfert du 2^{ème} ordre est :

$$T(S) = \frac{Wn^2}{S^2 + 2 \cdot Wn \cdot \xi \cdot S + Wn^2} \quad (19)$$

Donc par analogie entre l'équation de notre système et l'équation générale du 2^e ordre, on obtient :

$$\frac{Kp+R}{L} = 2 \cdot Wn \cdot \xi \implies Kp = 2 \cdot Wn \cdot \xi \cdot L - R \quad (20)$$

Et

$$\frac{Ki}{L} = Wn^2 \implies Ki = Wn^2 \cdot L \quad (21)$$

À partir de ces deux équations, il y a des paramètres qui sont déjà connus (par exemple L et R) et il y a aussi d'autres termes qu'on doit trouver suivant des conditions

qu'on appliquera à notre système. L'abaque de la figure 3.5 est utilisé pour obtenir la pulsation Wn à partir du temps de réponse du système.

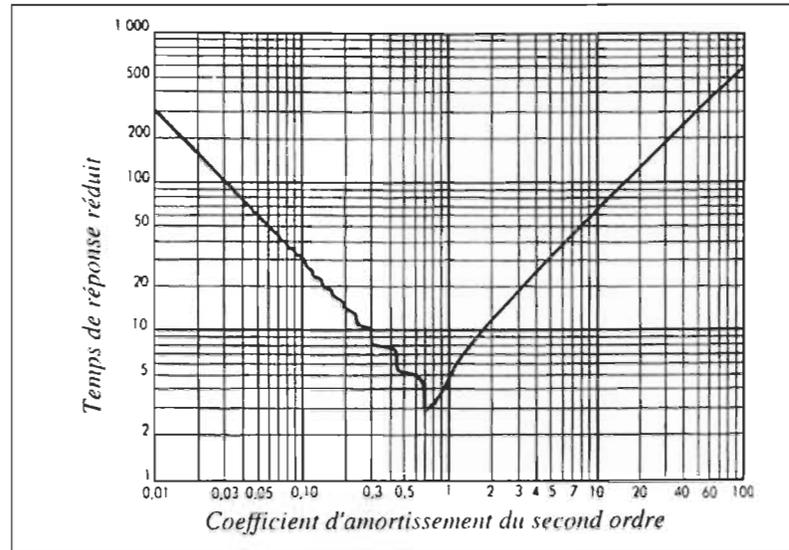


Figure 3.5 : Abaque du temps de réponse réduite [40]

On exige à notre système de ne pas avoir de dépassement pour la réponse. Donc, on doit avoir $\varepsilon = 1$. Selon l'abaque, $t_{rL} \cdot Wn = 4,477$ (temps de réponse 5%)

$$\text{Or } t_{rL} = \frac{T}{3} \implies Wn = \frac{4.744 \cdot 3}{T} \text{ avec } T = \frac{L}{R} \text{ donc on obtient par la suite : } Wn = \frac{4.744 \cdot 3 \cdot R}{L}$$

3.4.2. Boucle de contrôle de tension du bus DC

La figure suivante (figure 3.6) présente le contrôle en boucle fermée de la tension du bus DC. Ce contrôle sert à maintenir la tension constante et stable aux bornes de l'onduleur. Afin d'obtenir un bon contrôle de la tension du bus DC, on doit bien calibrer les gains du correcteur qui va agir directement sur ce système.

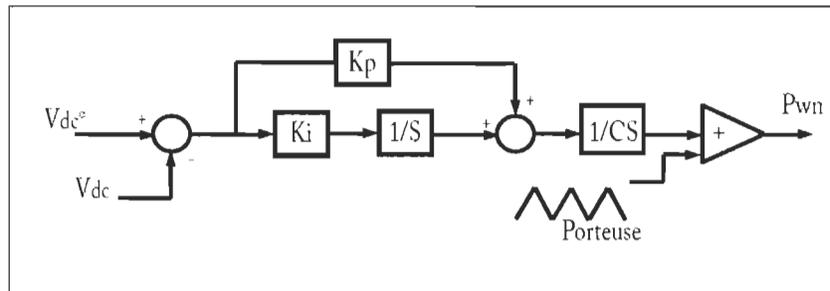


Figure 3.6 : Boucle de contrôle de tension du bus DC

L'équation de transfert du système est :

$$\frac{V_c^*}{V_c} = \frac{\left(kp + \frac{Ki}{s}\right) \cdot \frac{1}{c \cdot s}}{1 + \left(kp + \frac{Ki}{s}\right) \cdot \frac{1}{c \cdot s}} \quad (22)$$

Après un réarrangement de cette équation, on obtient :

$$\frac{V_c^*}{V_c} = \frac{(Kp \cdot s + Ki) \cdot \frac{1}{c}}{s^2 + \frac{Kp}{c} \cdot s + \frac{Ki}{c}} \quad (23)$$

Donc par analogie entre l'équation de notre système et l'équation générale du 2^e ordre, on obtient :

$$\frac{Kp}{c} = 2 \cdot Wn \cdot \varepsilon \implies Kp = 2 \cdot Wn \cdot \varepsilon \cdot c \quad (24)$$

Et

$$\frac{Ki}{c} = Wn^2 \implies Ki = Wn^2 \cdot c \quad (25)$$

À partir de ces deux équations, il y a des paramètres qui sont déjà connus (par exemple : C) et il y a aussi d'autres termes à déterminer suivant des conditions qu'on va appliquer au système. Donc, on va utiliser un abaque qui va permettre d'obtenir la pulsation Wn à partir du temps de réponse du système. En utilisant le même abaque (figure 3.5), on trouve :

$$Wn = \frac{4.744 \cdot 3}{c}$$

3.5. Conclusion

Dans ce chapitre, on a réalisé l'étude de dimensionnement de composantes passives (capacité, inductance, Snubber, etc.) suivant les contraintes et les limites de sécurité. De plus, le calcul et la calibration des correcteurs de contrôle ont été réalisés suivant une méthode de calibration bien définie et en posant des hypothèses et des critères à respecter avant le dimensionnement.

Le chapitre suivant va présenter les résultats de simulation du système étudié en utilisant les composantes déjà spécifiées et les paramètres du contrôle déjà calculés. Le but de cette étude de simulation, en plus de valider le comportement du système en général, est la validation du calcul de dimensionnement des composantes réalisée dans le chapitre 3.

CHAPITRE 4 : RÉSULTATS DE SIMULATION

4.1. Introduction

La réalisation de la simulation du système est une phase primordiale avant la réalisation pratique de l'étage d'adaptation en parallèle. Pour cela, on a utilisé la bibliothèque 'Sim Power Systems' du logiciel MATLAB/Simulink afin de réaliser la simulation théorique. Cette simulation sert non seulement à valider le fonctionnement de la partie contrôle et l'adaptation des correcteurs, mais aussi à l'évaluation du comportement des éléments et des composantes de puissance avec un tel type de topologie.

La simulation de ce système sert principalement à évaluer l'impact de la génération et l'absorption d'un courant maximal de 10 A provenant de la charge. Ce courant de retour peut être déphasé de celui de l'amplificateur et peut aussi contenir des harmoniques si la charge connectée au système est non linéaire. Le but de cette étude de simulation est d'examiner l'impact du courant de retour sur le système et de vérifier si ce système est capable de maintenir le taux de distorsion des harmoniques THD au-dessous du seuil permis par la norme IEEE 519.

L'étude de simulation de l'étage d'adaptation parallèle se base sur trois topologies distinctes. Le but de tester plusieurs topologies est d'évaluer les performances et les limites de chacune et par la suite décider lequel des trois systèmes sera réalisé en pratique. Le premier système consiste en un amplificateur avec un filtre actif de shunt parallèle (SAPF). Quant au deuxième système, il se compose d'un amplificateur, un étage d'adaptation parallèle et un hacheur (résistance de dissipation thermique de puissance avec un interrupteur de puissance commandé). Finalement, le troisième système se base sur la topologie AC/DC/AC 'back to back' afin d'acheminer la composante fondamentale du courant provenant de la charge vers le réseau.

La simulation des différentes topologies, présentées ci-dessus, se base sur plusieurs scénarios. On s'intéresse à vérifier l'état et le comportement du système lorsque la charge génère de la puissance, lorsqu'elle absorbe de la puissance et aussi lorsque la charge est de type inductif pur. Pour ce dernier type de charge, le courant consommé ou produit par la charge présente un déphasage de 90 degrés par rapport à la tension. Le rôle de l'étage d'adaptation parallèle dans ce cas est de corriger le courant afin d'obtenir un courant et une tension de l'amplificateur de phase.

4.2. Système d'amplificateur avec l'étage d'adaptation parallèle

Cette topologie se base sur la présence de l'étage d'adaptation parallèle avec un amplificateur de puissance et de charge non-linéaire à tester comme le montre la figure 4.1.

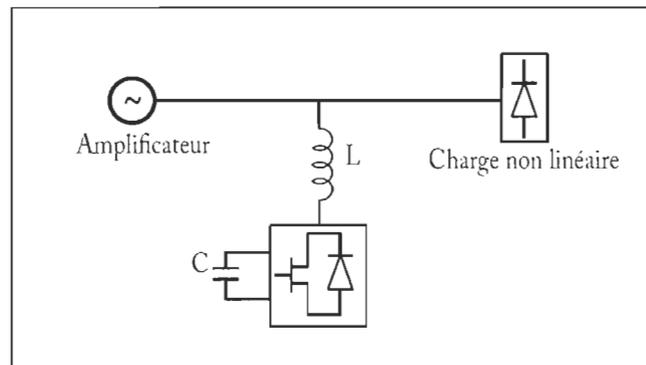


Figure 4.1 : Topologie d'amplificateur et le filtre SPAF

Les tests de cette topologie consistent à vérifier le fonctionnement de l'architecture d'adaptation et de compensation des harmoniques et de la puissance réactive en se basant sur la théorie PQ (voir la figure A.1 et A.1.1 dans la section annexe A pour la topologie simulée avec Matlab Simulink ainsi que les boucles de contrôles).

Afin de réaliser les tests de simulation de cette topologie, plusieurs scénarios ont été étudiés tels que : test avec une charge RL qui absorbe la puissance, test avec une charge non linéaire qui génère de la puissance et un test avec une charge purement inductive qui crée un courant déphasé de 90 degrés par rapport à celui de l'amplificateur.

- **Scénario 1: $V_{\text{ampli}} = 60\text{V}$, $V_{\text{dc}} = 100\text{V}$, $I_{\text{load}} = 5\text{A}$: charge absorbe de la puissance**

Le premier test consiste à examiner l'impact du courant lorsque l'amplificateur est en mode génération. D'autre part, on doit vérifier la compensation des harmoniques et de la puissance réactive causées par la charge non-linéaire. Afin de réaliser l'étude de simulation, on a choisi une tension d'amplificateur : $V_{\text{amp}} = 60\text{V}$, courant de charge : $I_{\text{load}} = 5\text{A}$ et une tension du bus DC : $V_{\text{dc}} = 100\text{V}$.

La figure 4.2 présente la consigne de courant de compensation, calculée à l'aide de la théorie PQ, et le courant provenant du filtre. Cette figure montre que le courant de consigne de compensation présente le courant des harmoniques à compenser. D'autre part, le courant généré par le filtre est superposé avec le courant de consigne. Cela prouve que les composantes des harmoniques sont absorbées par le filtre actif.

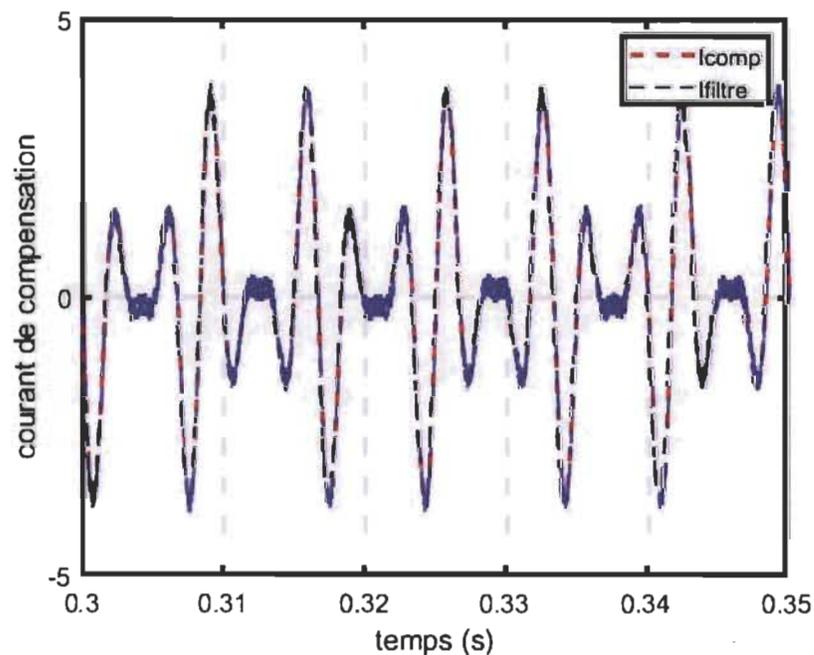


Figure 4.2 : Courant de compensation et courant de filtrage

Afin de valider le comportement du courant de la charge et celui produit par l'amplificateur, la figure 4.3 présente la forme d'onde du courant de la source ainsi que

la forme d'onde de courant du filtre et celui provenant de la charge. On remarque que le courant de la source présente une forme d'onde sinusoïdale qui ne contient presque pas d'harmoniques ni de la puissance réactive. Le courant du filtre est de même forme et fréquence que celui de la charge, mais de phase inverse afin d'assurer la compensation du courant des harmoniques.

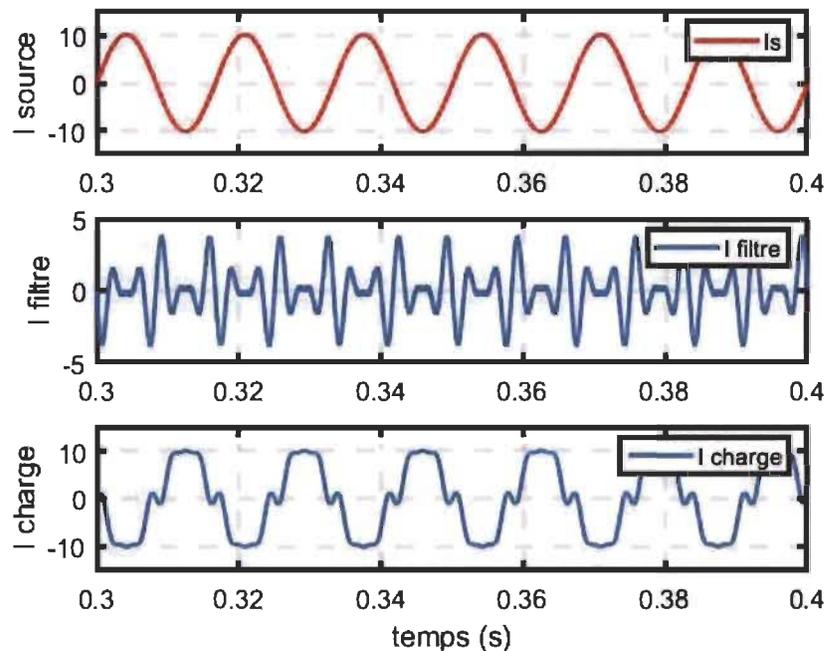


Figure 4.3 : Forme d'ondes des différents courants du système

En plus de la compensation des harmoniques et de la puissance réactive, il faut s'assurer que le courant de l'amplificateur est parfaitement en phase avec sa tension. Le filtre actif SAPF a compensé à temps réel le courant des harmoniques et le courant en déphasage par rapport à la tension. Dans ce cadre, la figure 4.4 montre la forme d'onde du courant et la tension de l'amplificateur après l'absorption des harmoniques et de la puissance réactive de la charge. La tension et le courant générés par l'amplificateur restent en phase, même si la charge de ce système est non linéaire et présente des harmoniques.

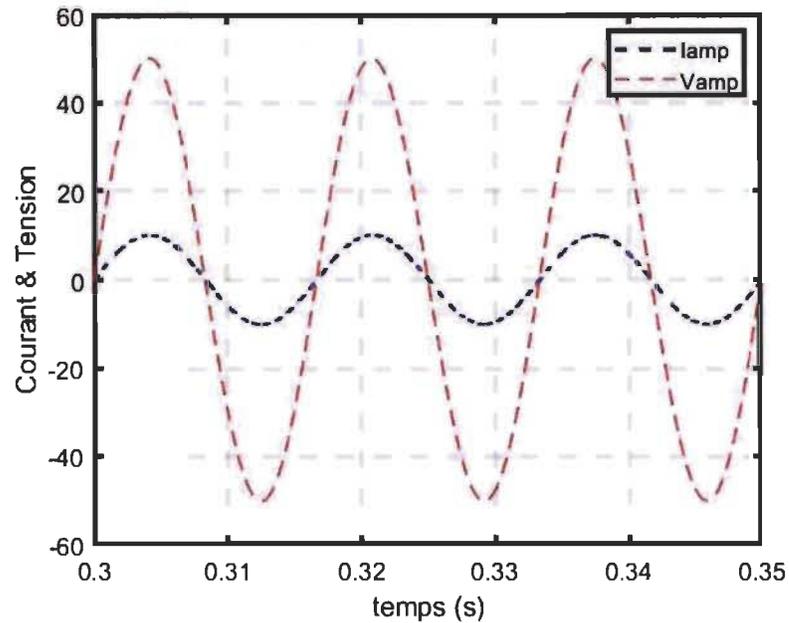


Figure 4.4 : Tension et courant de l'amplificateur

Afin d'assurer la compensation adéquate du courant des harmoniques et de déphasage, le filtre actif SAPF doit garder la tension du bus DC constante et suivant une consigne demandée.

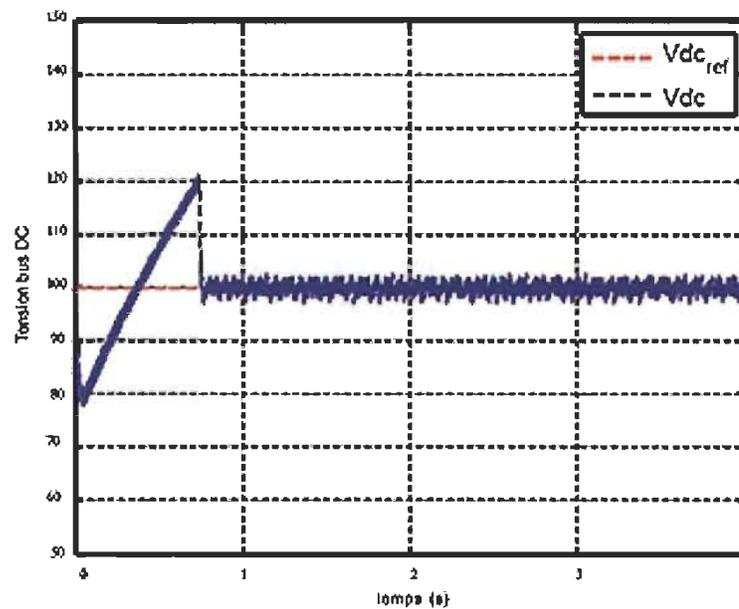


Figure 4.5 : Tension du bus DC

La valeur de la consigne dans ce scénario de simulation est de 100V. On remarque dans la figure 4.5 que la tension du bus DC suit cette consigne et maintient une valeur constante après une phase transitoire. Cela permettra au filtre SAPF de générer des formes d'ondes adéquates demandées par la charge.

Le bilan de puissance (figure 4.6) de l'amplificateur montre que la puissance active est positive. Cela nous permet de dire que l'amplificateur fournit de l'énergie et la charge est en mode absorption. D'autre part, la puissance réactive de l'amplificateur est presque nulle puisque le courant et la tension générés par cet amplificateur sont en phase. Cela prouve que le filtre actif a absorbé la puissance réactive et les harmoniques provenant de la charge non-linéaire.

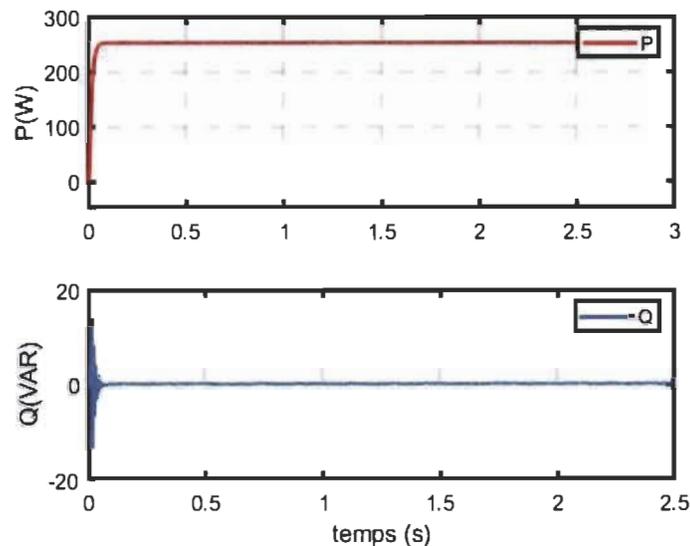


Figure 4.6 : Puissance active et réactive de l'amplificateur

- **Scénario 2: $V_{\text{ampli}} = 60\text{V}$, $V_{\text{dc}} = 100\text{V}$, $I_{\text{load}} = 5\text{A}$: charge génère la puissance.**

Dans ce scénario, on va injecter de la puissance au système étudié via la charge non-linéaire. On doit évaluer le comportement du système ainsi que l'étage d'adaptation parallèle face au courant de retour de la charge. Puisque la charge utilisée dans la simulation est une charge non-linéaire, elle injecte un courant qui contient des

harmoniques et de la puissance réactive. Le rôle principal du filtre en parallèle est de compenser le courant des harmoniques et de la puissance réactive (figure 4.7). Cette figure prouve que le courant provenant du filtre suit le même comportement que celui de la consigne calculée en se basant sur la théorie PQ.

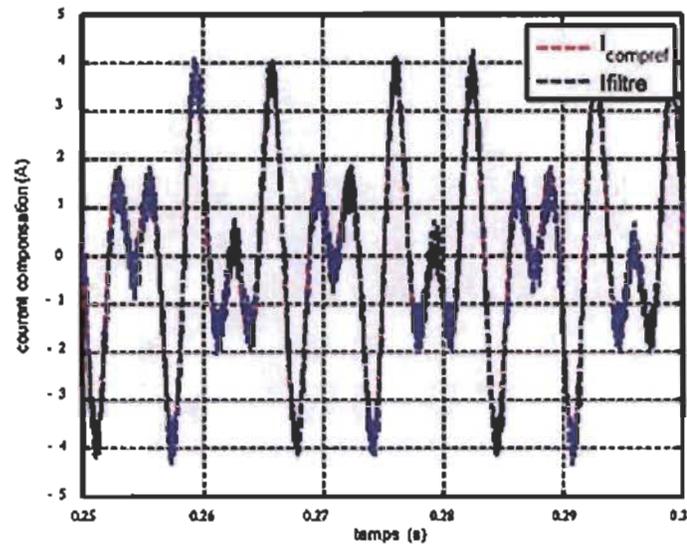


Figure 4.7 : Courant de compensation et courant du filtre

Le bilan de courant (figure 4.8) prouve que le filtre compense seulement la partie de courant qui contient les harmoniques et la puissance réactive de la charge.

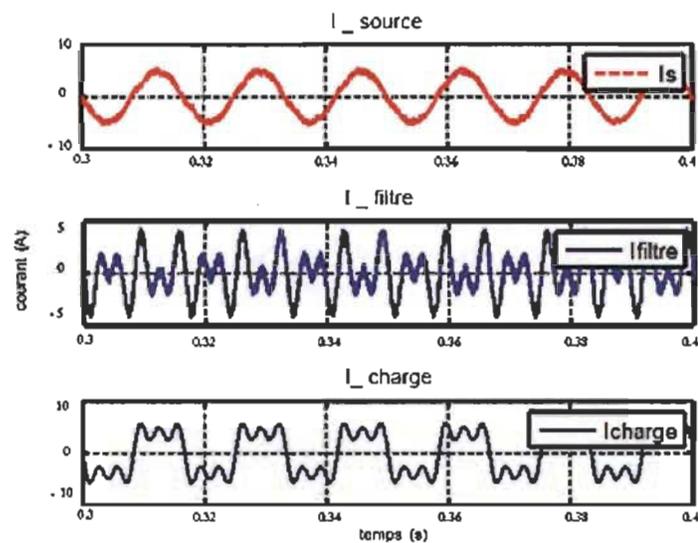


Figure 4.8 : Bilan des courants du système

De plus, on trouve une forme de courant sinusoïdale qui correspond au courant de l'amplificateur. Cela prouve aussi que le filtre ne compense pas la composante fondamentale du courant.

Après avoir validé la forme d'onde du courant de la fondamentale de l'amplificateur, il reste maintenant à vérifier si ce courant est en phase et de même fréquence que la tension d'amplificateur du système étudié. La figure 4.9 présente la forme d'onde du courant et de la tension de l'amplificateur. On remarque que les courbes correspondantes sont de même fréquence, mais de phases opposées. Cela signifie que l'amplificateur absorbe le courant injecté par la charge. Le courant de retour peut causer des vrais problèmes pour l'amplificateur et peut même l'endommager. Par conséquent, il est nécessaire de trouver une solution qui sert à empêcher le courant de retour à l'amplificateur.

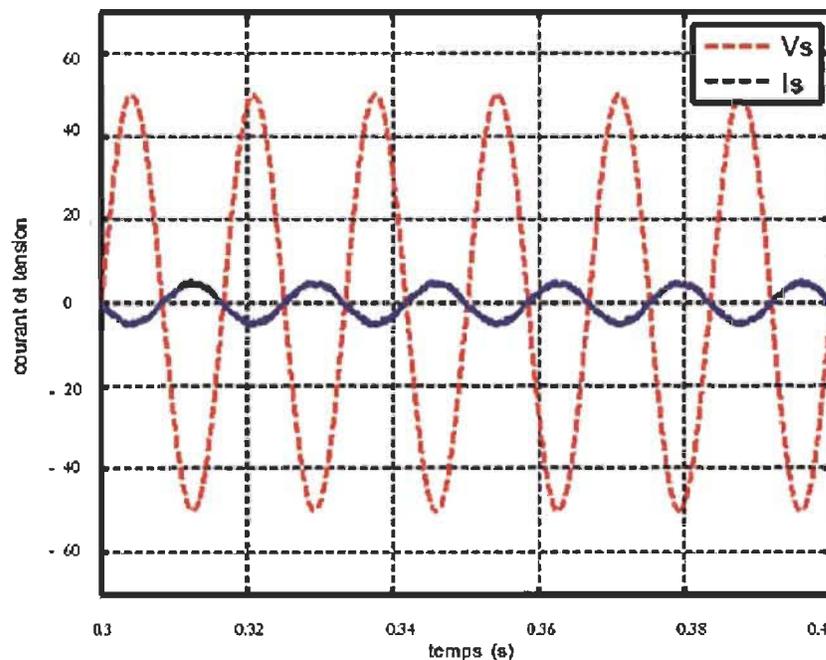


Figure 4.9 : Courant et tension de l'amplificateur

La validation de la boucle de contrôle de courant dépend directement de celle de la tension du bus DC. Afin d'assurer que le filtre injecte le courant nécessaire pour la

compensation des harmoniques et de la puissance réactive, il faut maintenir la tension du bus DC constante et suivant une consigne bien définie. La figure 4.10 montre que la tension du bus DC est constante et suit la consigne demandée qui est de 100V dans ce cas. Le bilan de puissance (figure 4.11) prouve que la puissance active de l'amplificateur est négative.

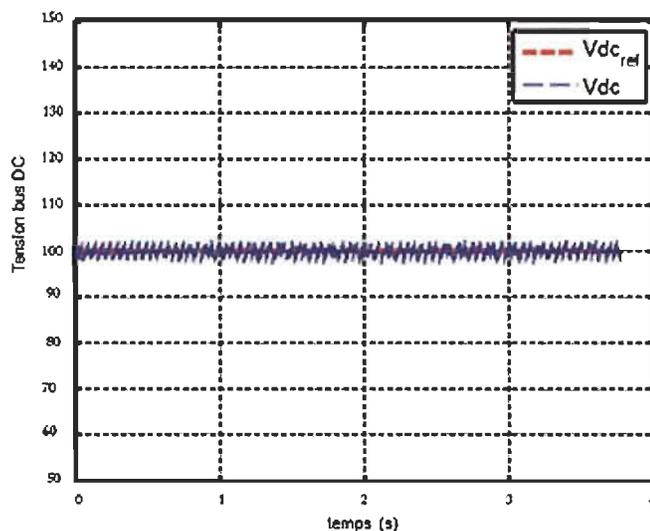


Figure 4.10 : Tension du bus DC

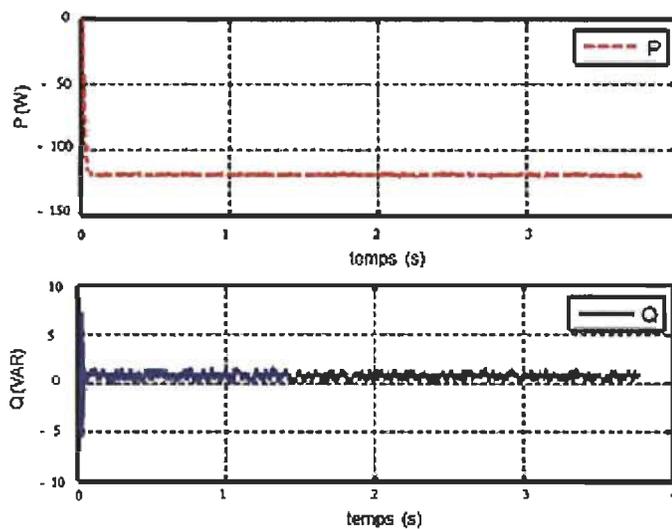


Figure 4.11 : Bilan de puissance

Cela permet de conclure que l'amplificateur absorbe du courant de la fondamentale provenant de la charge. En contrepartie, et sur le même graphique, on trouve que la puissance réactive est presque nulle. Cela montre que l'étage de filtrage de shunt a filtré la majeure partie de courant des harmoniques et de la puissance réactive provenant de la charge non-linéaire.

- **Scénario 3: $V_{\text{ampli}} = 60\text{V}$, $V_{\text{dc}} = 100\text{V}$, $I_{\text{load}} = 5\text{A}$: charge purement inductive.**

Les scénarios étudiés ci-haut prouvent que l'étage d'adaptation parallèle peut distinguer la fondamentale de courant de la charge des autres composantes qui contiennent des harmoniques. En plus, cet étage d'adaptation peut compenser ces harmoniques et laisse passer seulement le courant de la fondamentale. Ce scénario consiste à intégrer dans le système une charge purement inductive. Cela signifie que cette charge cause un courant déphasé de 90 degrés par rapport à la tension. Autrement dit, cette charge inductive génère seulement la puissance réactive. Donc, on va étudier dans cette partie la réaction du système face à ce type de charge.

La figure 4.12 présente le bilan de courant du système.

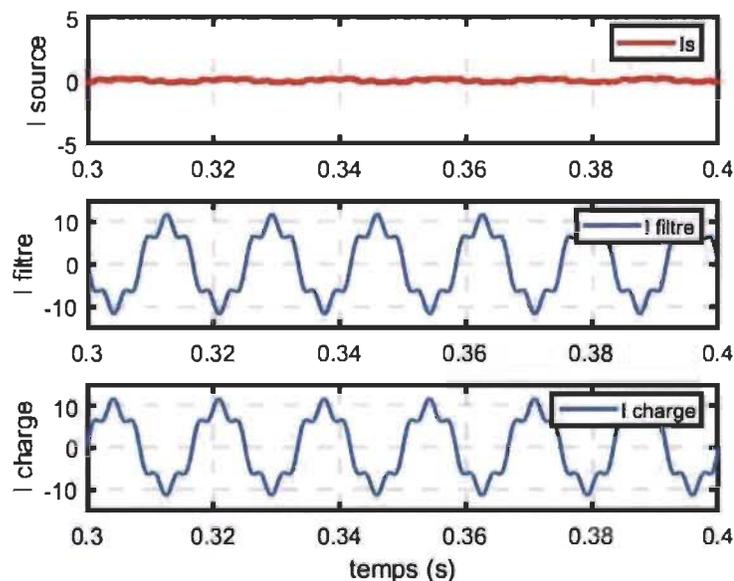


Figure 4.12 : Bilan de courant

Cette figure montre que le filtre actif de shunt (SAPF) génère un courant de même forme, même amplitude, même fréquence et phase que celui de la charge. Étant donné que les courants de la charge et du filtre sont identiques, la totalité du courant demandé par la charge est généré par le filtre. D'autre part, l'amplificateur n'a pas de courant à générer. Cela peut nous amener à déduire que le courant de l'amplificateur 'Is' est presque nul.

Le courant demandé par la charge présente un déphasage de 90 degrés par rapport à la tension de l'amplificateur; il présente aussi des harmoniques. Dans ce scénario, le rôle du filtre de shunt SAPF est de compenser la totalité du courant demandé par cette charge. La figure 4.13 présente les formes d'ondes de la tension et du courant de l'amplificateur. Cette figure prouve que le courant généré par l'amplificateur est presque nul dans ce scénario puisque presque la totalité du courant demandé par la charge est générée par le filtre actif SAPF.

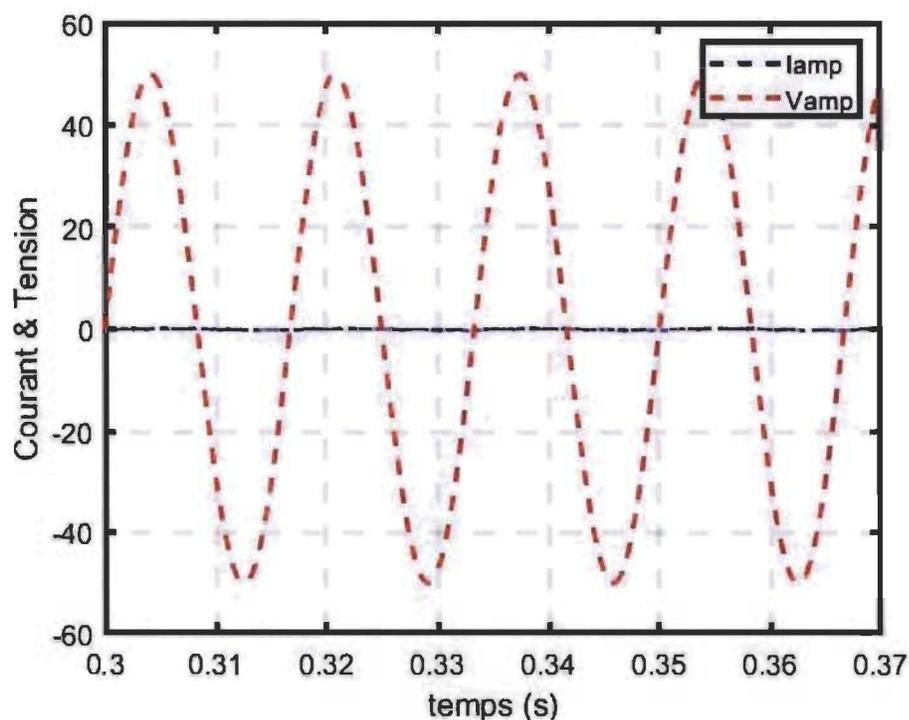


Figure 4.13 : Courant et tension de l'amplificateur

Le bilan de puissance (figure 4.14) prouve que la puissance réactive du côté de l'amplificateur est presque nulle. Cela implique que la partie des harmoniques et de puissances réactives est compensée par le filtre et il n'y a presque pas de composantes réactives à l'entrée de l'amplificateur.

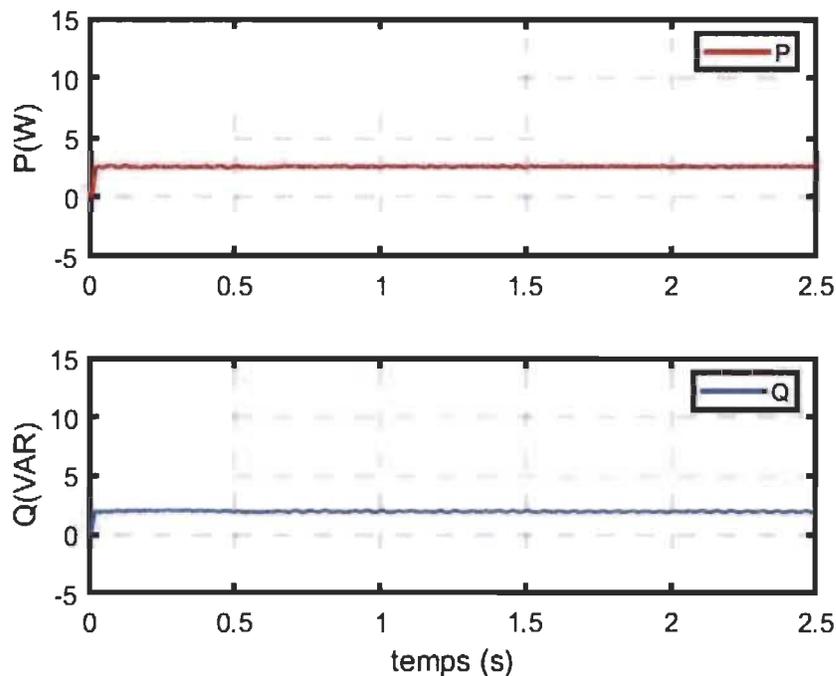


Figure 4.14 : Bilan de puissance

4.3. Système d'amplificateur avec l'étage d'adaptation parallèle avec chopper

L'étage d'adaptation en parallèle avec le système étudié consiste à compenser les harmoniques et la puissance réactive provenant de la charge non-linéaire. La topologie utilisée ci-haut a montré le bon fonctionnement de la partie d'adaptation du courant de retour de la charge. En contrepartie, on trouve que le courant de la fondamentale provenant de la charge est injecté à l'amplificateur, ce qui peut endommager l'amplificateur. Pour cela, on doit trouver une solution afin d'éliminer ou minimiser le risque du courant de retour.

Une solution pour empêcher le courant de retour de revenir à l'amplificateur est sa dissipation. Pour cela, on doit ajouter à ce système une résistance de puissance et un interrupteur de puissance en parallèle avec le condensateur du bus DC, comme le montre la figure 4.15. Cette résistance et cet interrupteur seront utilisés pour réacheminer le courant de la fondamentale provenant de la charge à travers la résistance de puissance (voir la figure A.2, A.2.1, A.2.2 et A.2.3 dans la section annexe A pour la topologie simulée avec Matlab Simulink ainsi que les boucles de contrôles).

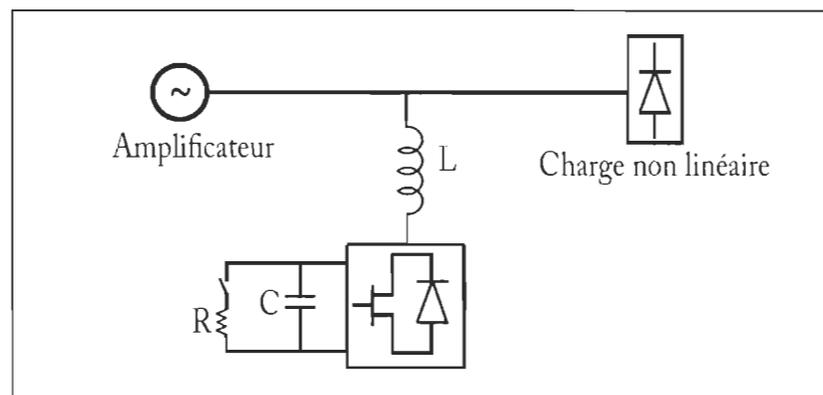


Figure 4.15 : Système d'amplificateur quatre quadrants avec chopper

- **Scénario : $V_{\text{ampli}} = 60\text{V}$, $V_{\text{dc}} = 120\text{V}$, $I_{\text{load}} = 10\text{A}$: charge génère la puissance.**

Avec l'ajout de la partie de dissipation thermique de la puissance de retour de la charge, on s'intéresse dans cette partie à examiner le comportement de cette topologie en simulation. Le courant et la tension de la charge (figure 4.16) sont en phase. Cela prouve que la charge dans ce scénario est en mode de génération de la puissance.

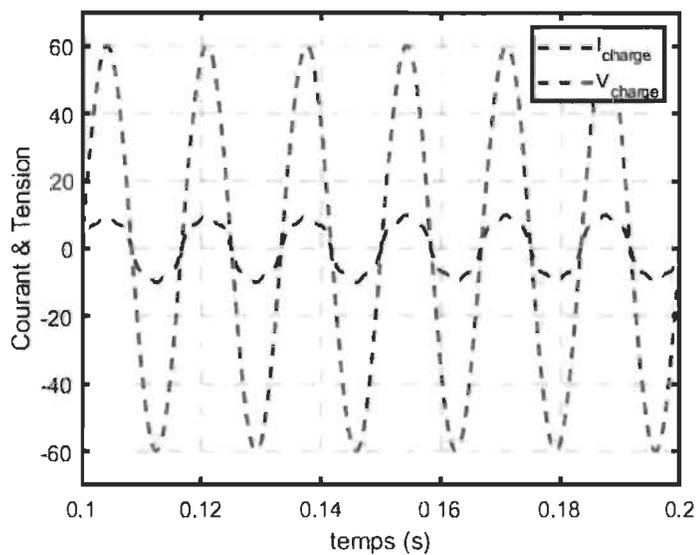


Figure 4.16 : Courant et tension de la charge

Lorsque la charge injecte du courant dans ce système, le rôle de l'étage d'adaptation en parallèle est la compensation des harmoniques et de la puissance réactive. D'autre part, la résistance de puissance et l'interrupteur permettent la dissipation du courant de la fondamentale de la charge. La figure 4.17 présente le courant et la tension vue de la part de l'amplificateur.

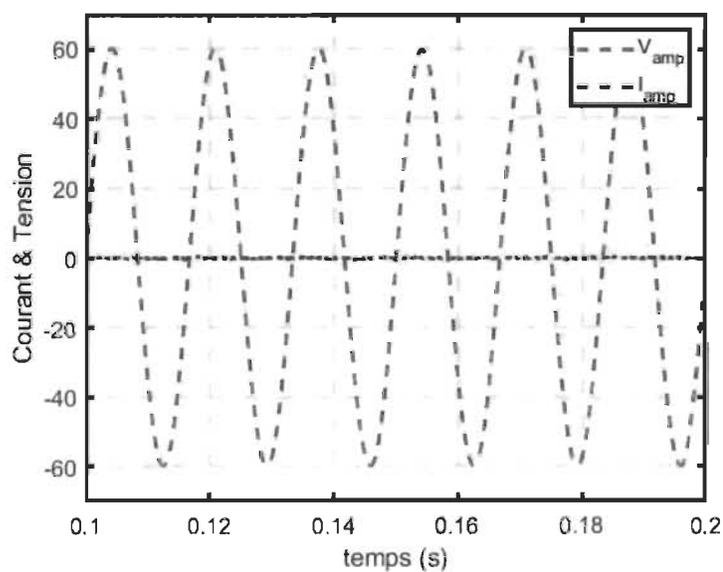


Figure 4.17 : Courant et tension de l'amplificateur

Cette figure montre que le courant de l'amplificateur est presque nul. Cela prouve que le hacheur empêche le courant de la charge d'attaquer l'amplificateur.

Le défi dans ce scénario est de maintenir la tension du bus DC stable et avec le minimum d'oscillation possible sur cette tension. La consigne de la tension du bus DC dans le modèle de simulation est de 120 V (figure 4.18). Ce graphique montre que la tension du bus DC suit la consigne de 120 V, avec une petite oscillation autour de cette tension.

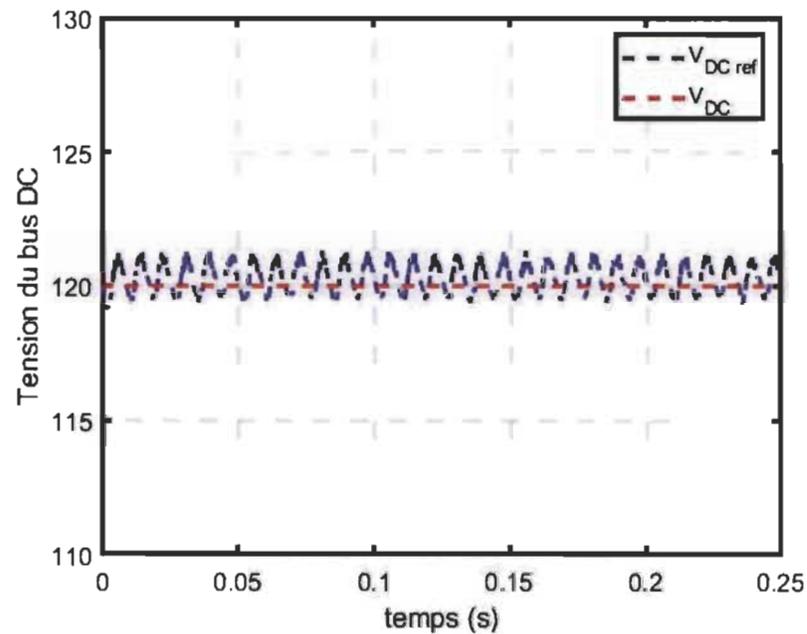


Figure 4.18 : Tension du bus DC

Le courant provenant de la charge doit être compensé par l'étage d'adaptation parallèle du système. La figure 4.19 montre que le courant généré par le filtre s'adapte et suit la forme, la fréquence et l'amplitude du courant de charge. Cette figure prouve et valide le fonctionnement de la boucle de contrôle de courant.

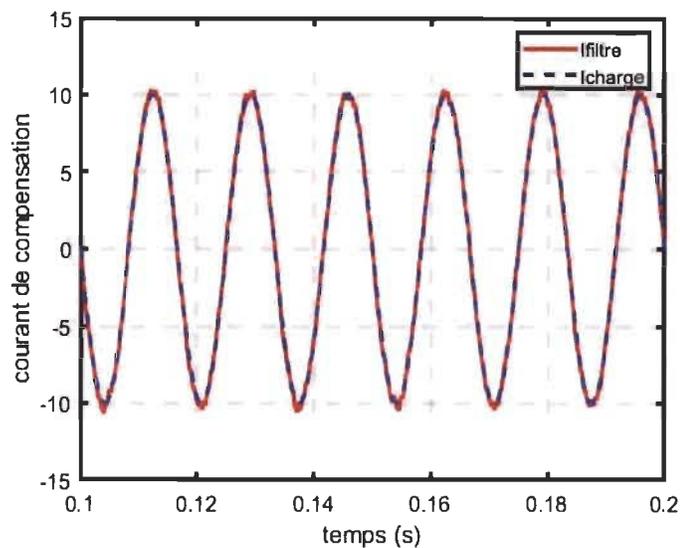


Figure 4.19 : Courant de la charge avec des harmoniques VS Courant du filtre

Afin d'assurer que le courant du filtre suit la forme du courant provenant de la charge, il faut prévoir un chemin pour ce courant autre que celui vers l'amplificateur. Dans notre cas, on a choisi la dissipation de la puissance de charge à l'aide d'un hacheur. La figure 4.20 montre le signal de commande de notre interrupteur de puissance du chopper.

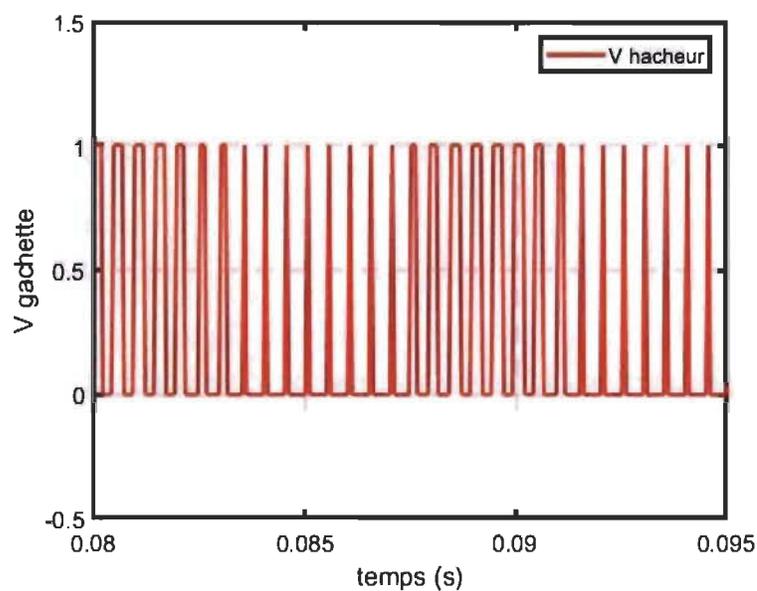


Figure 4.20 : Tension de commande du chopper

Suite à l'utilisation du chopper en parallèle avec le système de compensation de courant, on doit vérifier la compensation de la totalité de la puissance provenant de la charge par ce système comme le montre le bilan de courant de la figure 4.21.

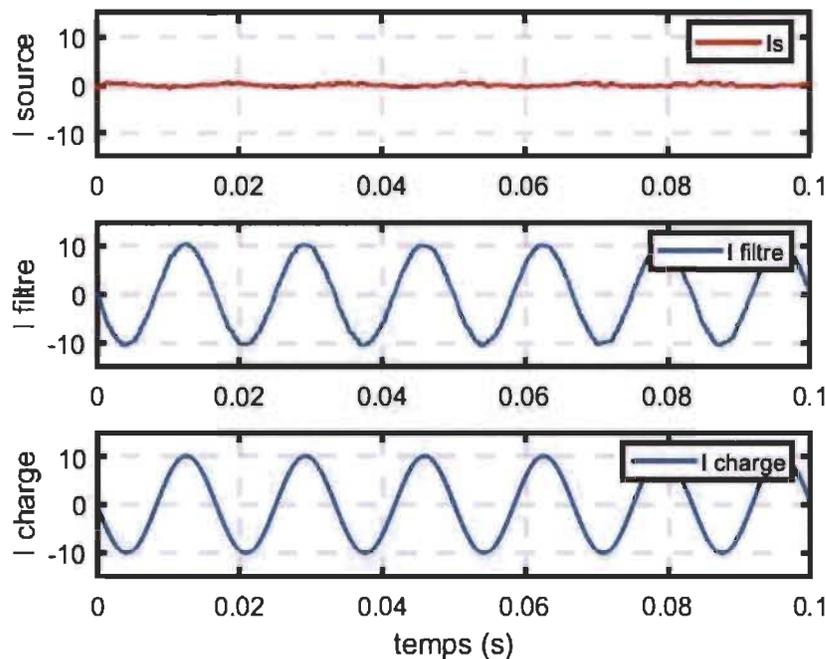


Figure 4.21 : Courant de l'amplificateur, courant de la charge et courant du filtre

4.4. Système d'amplificateur avec l'étage d'adaptation parallèle avec la topologie AC/DC/AC back à back

La dissipation du courant de retour de la charge avec l'utilisation du hacheur peut-être avantageuse puisqu'elle est facile à implémenter et ne présente pas un coût élevé du point de vue matériel. En contrepartie, cette topologie peut présenter des problèmes majeurs puisqu'il s'agit d'une dissipation thermique. Une puissance de retour élevée et un grand courant provenant de la charge avec une mauvaise calibration des dissipateurs thermiques peuvent causer le sur-échauffement des composantes. Le sur-échauffement des composantes cause la perte de la totalité du système. Cette situation nous amène à chercher une nouvelle architecture et topologie afin d'empêcher le courant de la charge d'endommager l'étage d'amplification.

Dans cette partie, on s'intéresse à une topologie de deux convertisseurs AC/DC 'back à back'. La topologie AC/DC/AC (figure 4.22) permet d'injecter le courant de la fondamentale provenant de la charge vers le réseau électrique. Alors le défi avec cette topologie, en plus de compenser les harmoniques et la puissance réactive, est d'assurer la même fréquence et pulsation entre la tension du réseau et le courant à injecter (voir la figure A.3, A.3.1 et A.3.2 dans la section annexe A pour la topologie simulée avec Matlab Simulink ainsi que les boucles de contrôles).

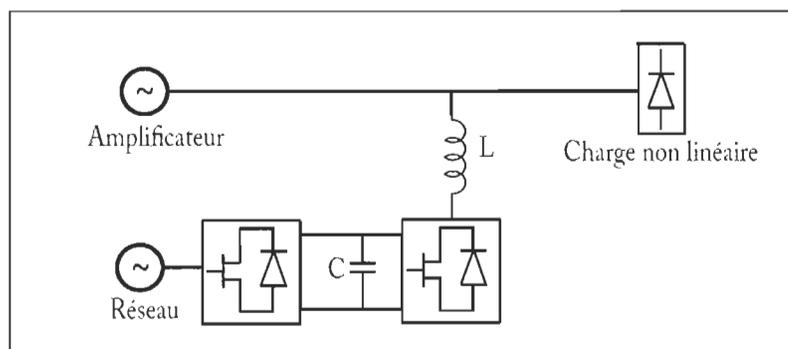


Figure 4.22 : Système d'amplificateur quatre quadrants avec injection du courant de retour sur le réseau

- **Scénario : $V_{\text{ampli}} = 50\text{V}$, $V_{\text{dc}} = 120\text{V}$, $I_{\text{load}} = 10\text{A}$: charge génère la puissance.**

Dans ce scénario, la charge va injecter un courant de 10A dans le système (figure 4.23). Ce courant de retour provenant de la charge peut causer des dégâts majeurs sur le système en général et sur l'amplificateur de puissance plus particulièrement. Afin d'empêcher ce courant de charge d'attaquer l'amplificateur, le filtre de shunt SAPF doit intercepter la totalité du courant.

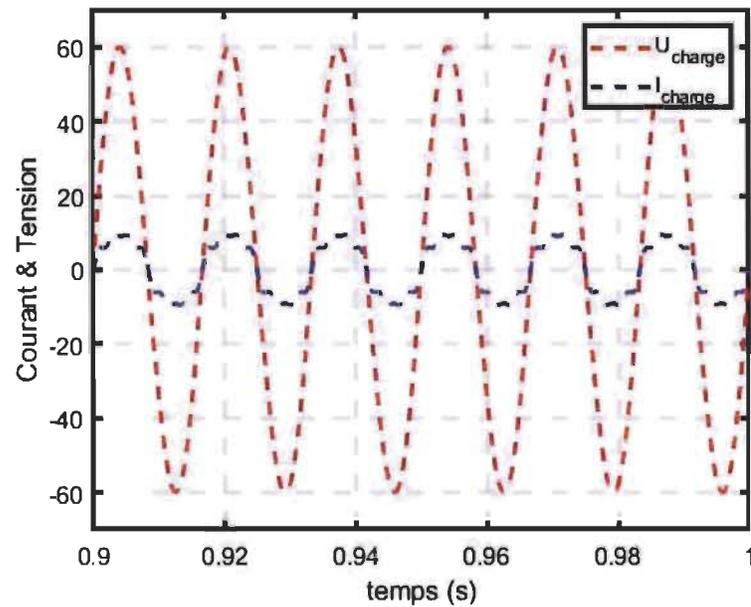


Figure 4.23 : Courant et tension de la charge

Le bilan de courant du système (figure 4.24) montre que la forme d'onde, l'amplitude et la fréquence du courant du filtre actif sont les mêmes que celles générées par la charge. D'autre part, le courant généré par l'amplificateur est presque nul.

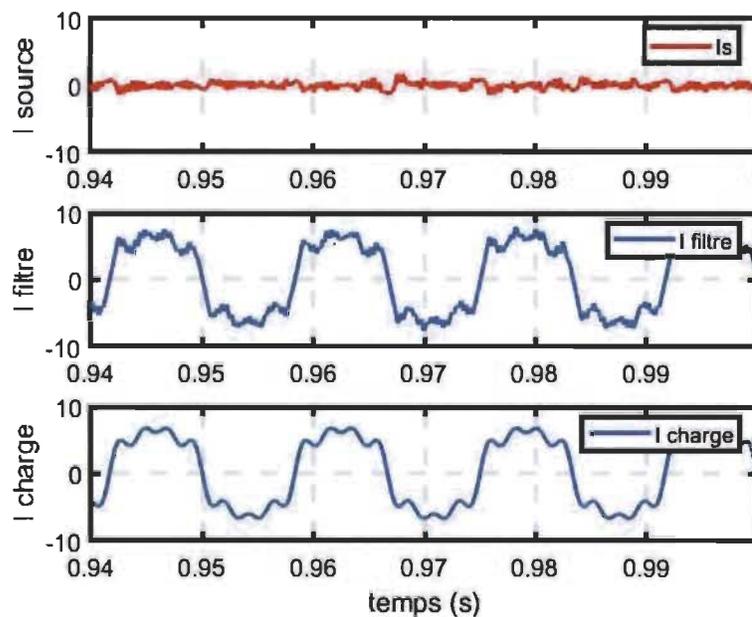


Figure 4.24 : Bilan des courants du système

La figure 4.25 présente la tension et le courant de l'amplificateur. Dans ce scénario, la charge injecte le courant dans le système. Dans ce cas, c'est le filtre actif qui va compenser la totalité du courant de charge. Autrement dit, le système n'a pas besoin de la puissance provenant de l'amplificateur pour fonctionner correctement. Cela est en accord avec la figure 4.25 qui présente un courant presque nul.

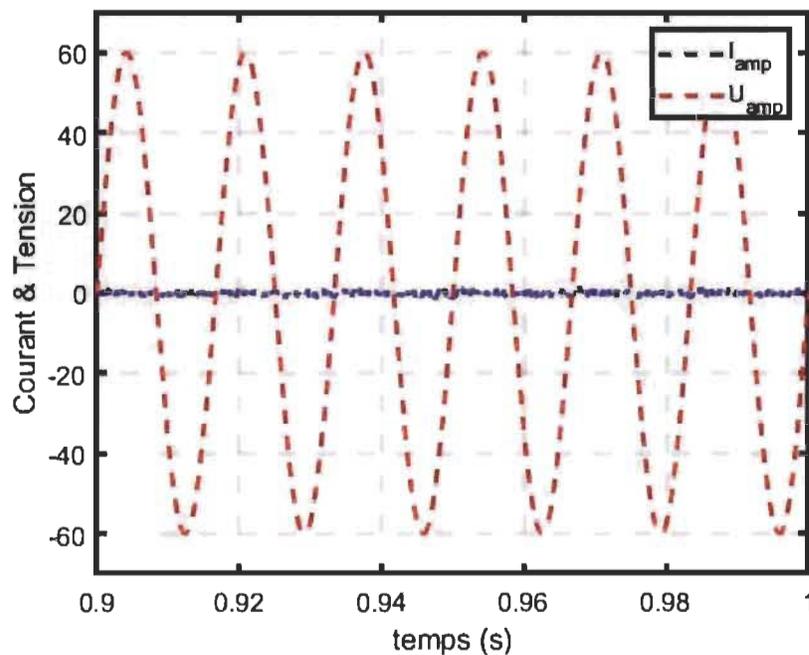


Figure 4.25 : Courant et tension de l'amplificateur

Le fait de suivre la demande de courant de la charge à temps réel et pour toutes les consignes de courant, le filtre actif de shunt SAPF doit, dans la première étape, suivre et maintenir la tension du bus DC. Le condensateur du bus DC est considéré comme la source d'énergie du filtre qui va servir à générer le courant de compensation du système.

La figure 4.26 présente la tension du condensateur du bus DC. Cette tension suit la consigne demandée après une petite phase transitoire. La phase transitoire présente un petit dépassement de la consigne pendant un certain temps. Ce dépassement est dû au coefficient ' ϵ ' choisi dans la calibration du correcteur PI de la boucle de contrôle du bus DC.

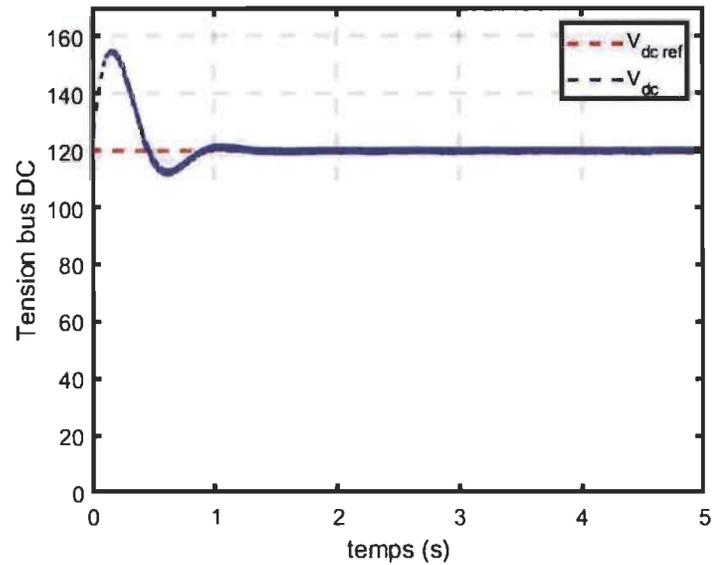


Figure 4.26 : Tension du bus DC

Dans ce scénario, la charge injecte du courant dans le point de couplage commun (PCC) du système. Le filtre SAPF doit récupérer la totalité du courant provenant de la charge afin que ce dernier n'affecte pas le fonctionnement de l'amplificateur. D'autre part, le filtre actif doit acheminer cette puissance vers le deuxième convertisseur DC/AC 'back à back'.

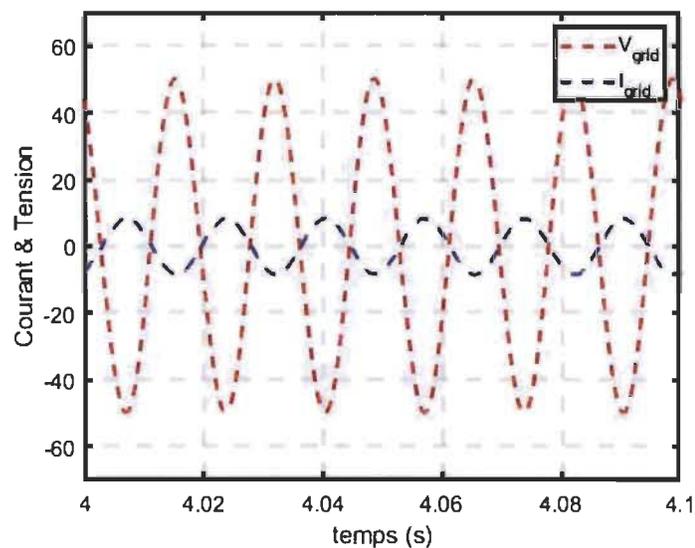


Figure 4.27 : Courant et tension du réseau

Ce convertisseur doit générer un signal de même fréquence et phase que celui du réseau électrique. Le signal va être acheminé directement pour être injecté dans le réseau électrique. La tension et le courant du côté du réseau électrique présentent un déphasage de 90 degrés (figure 4.27). Cela prouve que le réseau électrique est en mode d'absorption d'énergie.

CHAPITRE 5 : RÉSULTATS PRATIQUES

Les études de simulation réalisées dans le chapitre précédent servent à valider théoriquement le fonctionnement du système. La phase qui suit l'étude théorique d'un projet est l'implémentation et la réalisation pratique. Dans ce chapitre, on va présenter les tests et les résultats pratiques à réaliser afin de valider le fonctionnement adéquat du système.

Les tests pratiques ont été répartis sur plusieurs scénarios. On a fait des tests avec une charge inductive. On a examiné et analysé le comportement du système avec ce type de charge. Ensuite, on a essayé d'injecter de la puissance provenant de la charge dans le système. Le but de faire ce type de test est d'empêcher le courant de retour d'être absorbé par l'amplificateur. Afin d'atteindre ce but, on a essayé au premier lieu d'ajouter un système de compensation du courant de retour du côté du filtre actif en chaleur. Par la suite, on a implémenté la topologie de deux convertisseurs 'back à back' afin d'injecter le courant de retour dans le réseau électrique tout en nettoyant la forme d'onde (supprimer les harmoniques) et en adaptant la fréquence et la phase avec celle du réseau.

La réalisation pratique de ce système se compose de deux parties : une partie de branchement physique des composantes dans la boucle du PHIL et une partie de commande et de contrôle qui va assurer le contrôle de la tension du bus DC et le courant de consigne généré par le filtre. La partie commande de ce filtre sera gérée par le logiciel 'RT-LAB' de la compagnie OPAL-RT et aussi l'interface de Matlab Simulink avec la bibliothèque de Matlab Sim Power System. La partie de contrôle va commander directement les gâchettes des interrupteurs de puissances (MOSFETs, IGBT, ...) du filtre actif tout en respectant les boucles de commandes, de consignes et l'influence des correcteurs PI utilisés dans le système.

5.1 Test du filtre actif SAPF avec une charge inductive

Le premier test pratique réalisé sert à valider le comportement du filtre SAPF avec une charge inductive. Cette charge crée un déphasage entre le courant et la tension de la source. La figure 5.1 présente un déphasage de 90 degrés entre le courant et la tension de l'amplificateur pour une charge inductive. Ce déphasage entre le courant et la tension du côté de l'amplificateur peut causer des problèmes de fonctionnement de l'amplificateur. L'ajout du filtre actif SAPF entre la charge et l'amplificateur permet de générer une partie de puissance qui sert à compenser ce déphasage. Il est à noter que la discontinuité des signaux dans certaines figures de la partie expérimentale est due à la source de tension du laboratoire utilisée lors des tests ainsi qu'au système d'acquisition des signaux d'Opal-RT.

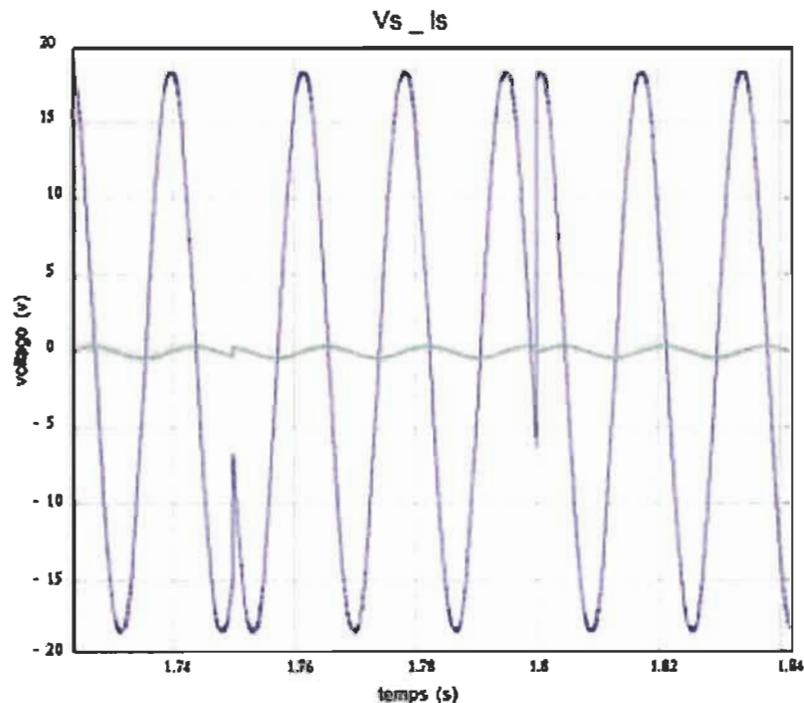


Figure 5.1 : Tension et courant de l'amplificateur sans filtre SAPF

La figure 5.2 présente le courant généré par l'amplificateur, le courant tiré par la charge et le courant généré par le filtre. La charge inductive exige un courant déphasé par rapport à la tension de la source de 90 degrés. Le courant du filtre SAPF est de même fréquence et de phase contraire par rapport à la partie de courant demandée par la charge inductive.

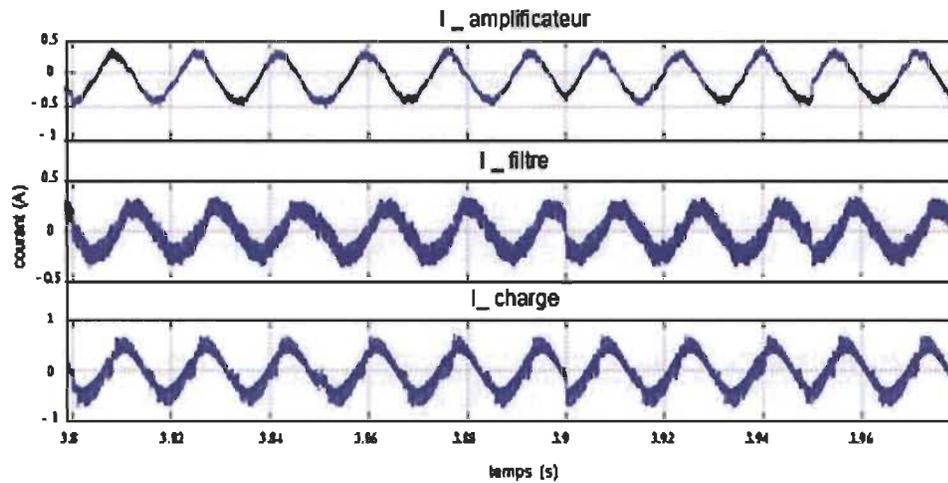


Figure 5.2 : Bilan des courants du système

Le courant généré par le filtre actif SAPF permet de compenser la partie inductive du courant demandée par la charge. D'autre part, la partie résistive du courant est générée directement par l'amplificateur. Cette partie résistive permet de garder le courant et la tension de l'amplificateur en phase. La figure 5.3 présente le courant et la tension du côté de l'amplificateur après l'activation du filtre. En se basant sur cette figure et sur le bilan de puissance global du système, on trouve que la puissance active générée par l'amplificateur est positive tandis que la partie réactive de puissance est presque nulle.

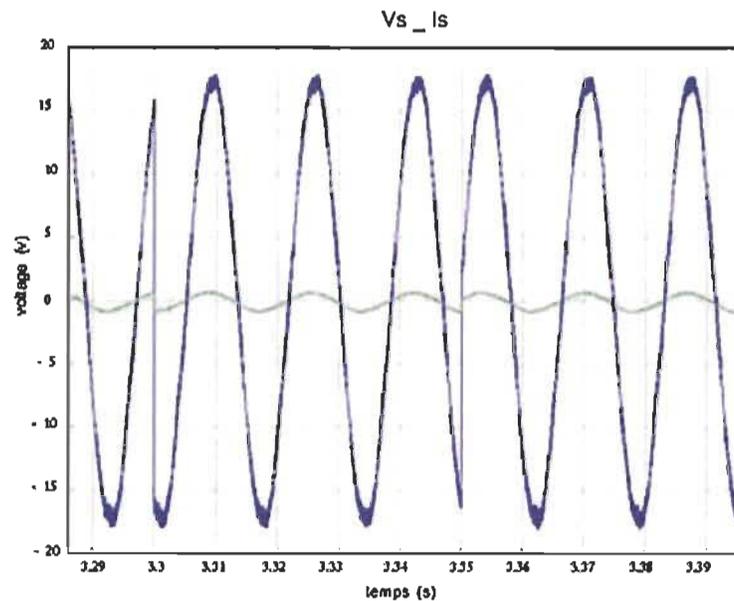


Figure 5.3 : Tension et courant de l'amplificateur avec SAPF

La tension du bus DC joue un rôle très important dans le fonctionnement du filtre actif SAPF. Le condensateur du bus DC est considéré comme une source qui assure la stabilité de la tension et permet au filtre de générer le courant demandé par la charge. Afin d'assurer le bon comportement et le bon fonctionnement du filtre, il faut garder la tension du bus DC stable tout en suivant la consigne demandée par la boucle de contrôle. On a varié la consigne de tension du bus DC (figures 5.4 et 5.5) afin de valider et de s'assurer de la réponse et du comportement du niveau de charge du condensateur de bus. La variation de la consigne du bus DC a été réalisée seulement dans les tests de validation du fonctionnement du système.

Lorsqu'on parle de l'implantation réelle de ce filtre dans des conditions de fonctionnement normal, on doit calculer le courant maximum que cette charge peut tirer afin de pouvoir demander une consigne de voltage du bus DC proportionnel à ce courant. La tension réelle du bus DC présente un temps de réponse relativement faible et aussi un petit dépassement de la consigne qui peut être négligeable. Cela prouve la robustesse de la boucle de contrôle de la tension du condensateur du bus DC.

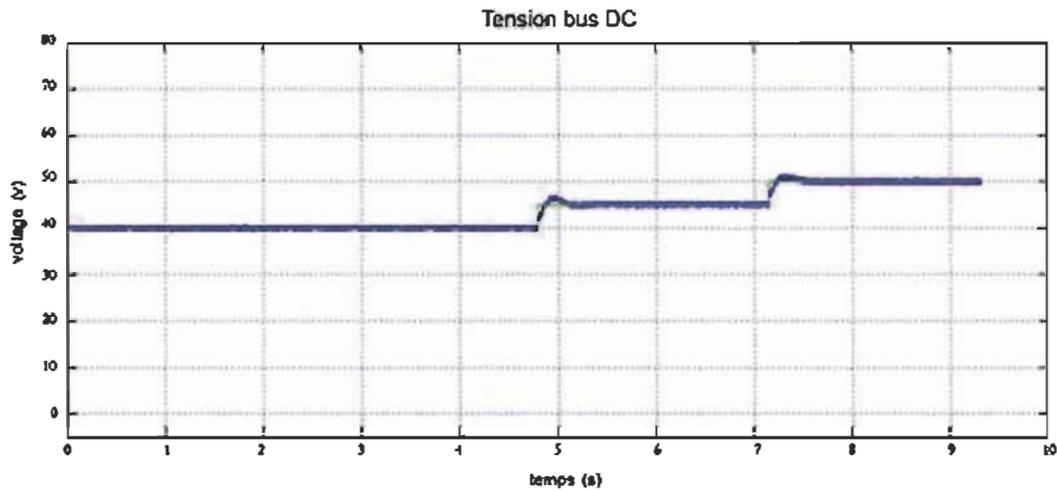


Figure 5.4 : Tension du condensateur du bus DC consigne montante

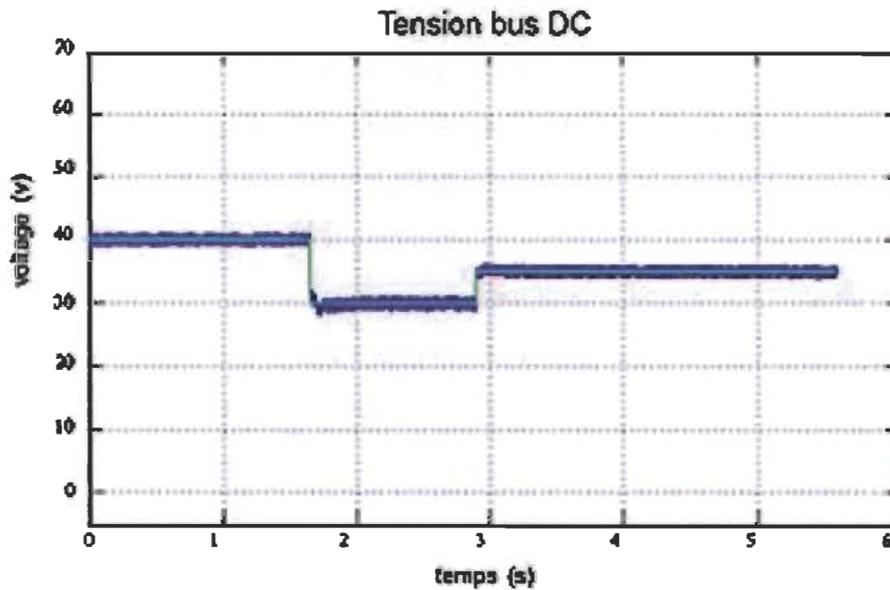


Figure 5.5 : Tension du condensateur du bus DC consigne descendante

5.2 Compensation du courant injecté par la charge avec le filtre SAPF et compensation avec résistance et un interrupteur commandé

La réalisation des tests du filtre actif SAPF avec des charges inductives permet de montrer la compensation du déphasage entre le courant et la tension générée par l'amplificateur. Avec ce type de test, le filtre SAPF contient deux boucles de contrôle :

une pour maintenir la tension du bus DC stable et constante. Une deuxième boucle contrôle le courant à injecter dans le système afin de compenser les demandes en courant des charges.

La deuxième série de tests consiste à étudier le comportement du système de filtrage en injectant du courant dans le réseau du côté de la charge. Pour ce type de test, on va tester deux systèmes de compensation du courant de retour de la charge : le premier est l'utilisation d'un système de compensation de courant de charge en chaleur et le deuxième sert à injecter le courant de la charge dans le réseau électrique par l'intermédiaire de la topologie des convertisseurs de puissance 'H-bridge' dos à dos. Afin d'assurer ce type de test, une source de courant a été placée au niveau de la charge.

Le rôle de l'amplificateur de puissance est de générer et d'amplifier les signaux reçus et non pas d'absorber le courant provenant de la charge. L'absorption du courant de la charge peut endommager l'amplificateur et par la suite endommager toute la boucle de contrôle PHIL. D'autre part, on ne peut pas empêcher la charge d'injecter du courant surtout lorsqu'on parle d'une charge non-linéaire. D'où vient l'importance d'utiliser le filtre actif SAPF en parallèle entre l'amplificateur et la charge. Ce filtre, lorsqu'il est calibré correctement, permet d'empêcher le retour de courant vers l'amplificateur. Le filtre actif sert dans ce type de test d'absorber et de compenser la totalité du courant provenant de la charge et empêcher ce courant d'attaquer l'amplificateur.

Lorsque la charge injecte du courant dans le réseau, le filtre SAPF doit absorber ce courant afin de protéger le fonctionnement de l'amplificateur. D'autre part, lorsque le filtre absorbe le courant du retour de la charge, il doit le cheminer, le diriger ou le dissiper quelque part. D'où vient l'idée d'utiliser une compensation du courant provenant de la charge en chaleur. Le système de compensation est l'utilisation d'un interrupteur de puissance (MOSFETS, IGBT, ...) en série avec une résistance de puissance. Ce système de résistance de décharge commandée par interrupteur doit être branché en parallèle avec le condensateur du bus DC du filtre. Le rôle principal de ce

système de compensation est de dissiper le courant provenant de la charge sous forme de dissipation dans la résistance de puissance.

Dans le cas où la charge injecte du courant dans le système et en absence du système de filtrage actif SAPF et du chopper, on trouve que la totalité du courant provenant de la charge est absorbée par l'amplificateur, comme le montre la figure 5.6.

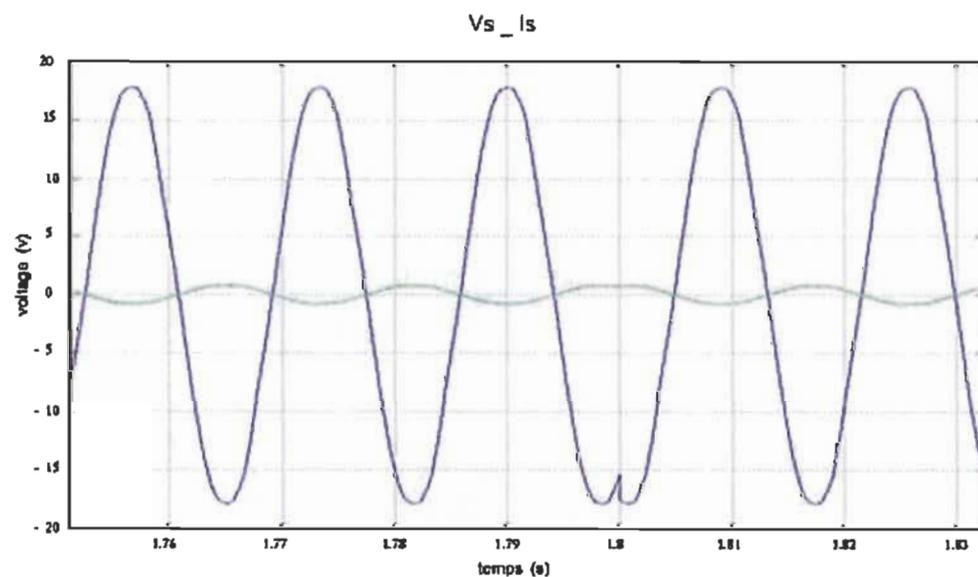


Figure 5.6 : Tension et courant de l'amplificateur sans SAPF et chopper

Dans cette figure le courant et la tension sont de même fréquence, mais de phases opposées. Le bilan de puissance active de l'amplificateur est négatif ce qui prouve le mode d'absorption. Lorsque le filtre actif et le système de déviation du courant de charge ne sont pas activés, la totalité du courant provenant de la charge sera absorbée par l'amplificateur. La figure 5.7 présente le bilan de courant du système lorsque le filtre SAPF n'est pas activé.

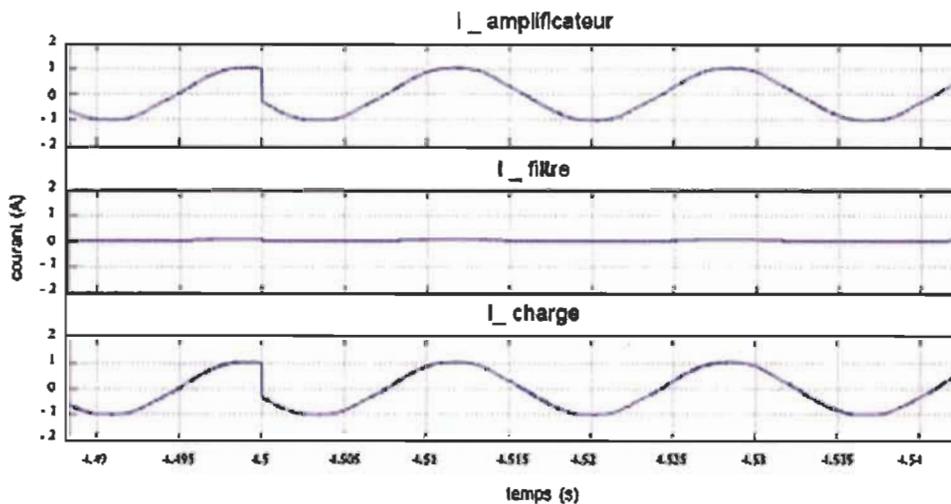


Figure 5.7 : Bilan de courant du système sans filtre SAPF

L'interrupteur de puissance du chopper est commandé par une boucle de contrôle en fonction du courant de retour de la charge. En d'autres mots, la consigne de boucle de contrôle de l'interrupteur du hacheur dépend directement de la charge injectée dans le système. Cette boucle de contrôle permet de générer le signal de commande pour l'interrupteur de puissance, comme le montre la figure 5.8.

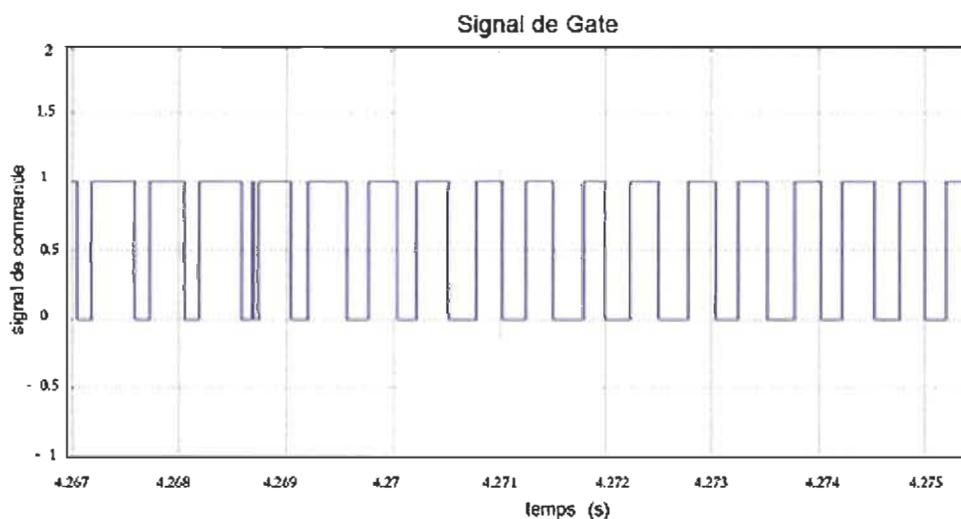


Figure 5.8 : Signal de commande de la gâchette de l'interrupteur de puissance du hacheur

Ce scénario présente le courant injecté dans le système provenant de la charge lorsque le système de déviation du courant du filtre est activé. Dans ce scénario, le courant provenant de la charge est compensé par l'intermédiaire du filtre SAPF. La figure 5.9 montre que la forme d'onde, l'amplitude, la fréquence et la phase du courant provenant de la charge et celle du filtre SAPF sont presque identiques. Cela prouve que le courant de la charge est dirigé directement vers le filtre SAPF. Cette figure montre aussi que le courant de retour du côté de l'amplificateur est négligeable.

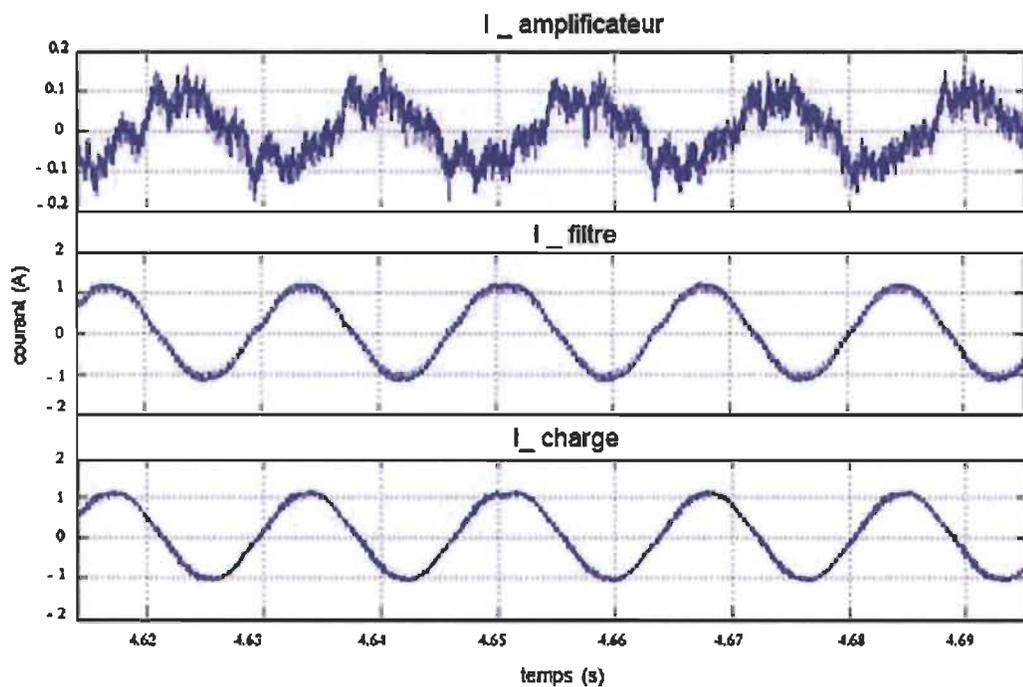


Figure 5.9 : Bilan de courant du système avec filtre SAPF et chopper

Le courant absorbé par le filtre est compensé à travers une résistance de puissance et un interrupteur commandé. Lorsque le système de déviation de courant de charge dans une résistance de puissance est activé et le courant provenant de la charge est absorbé par le filtre SAPF, l'amplificateur ne fournit et n'absorbe presque pas de courant (voir figure 5.10). Cette figure montre que le bilan de puissance du côté de l'amplificateur dans cette situation est presque nul.

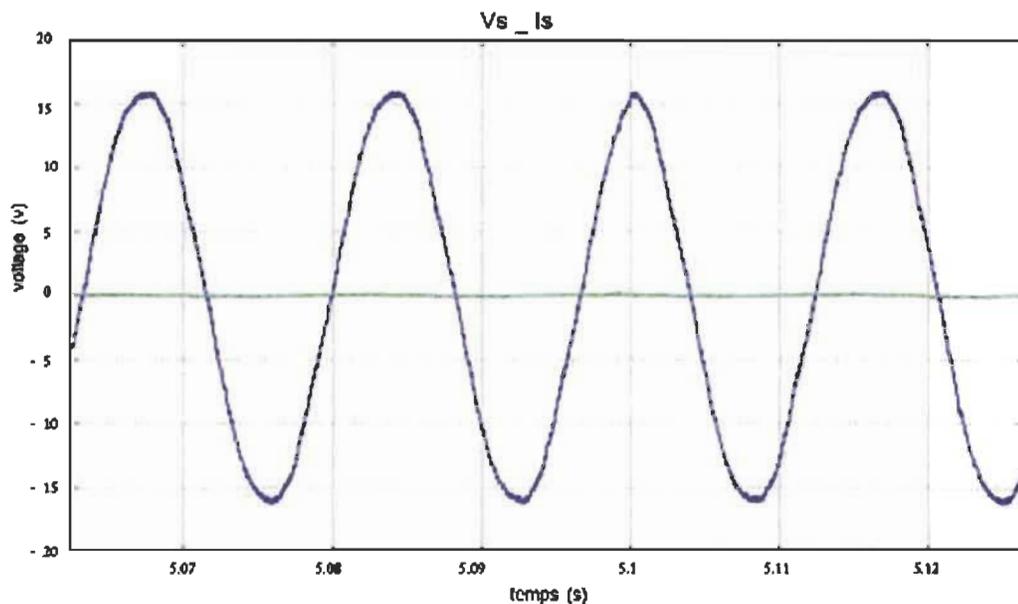


Figure 5.10 : Tension et courant de l'amplificateur lorsque le chopper est activé

La tension du bus DC est toujours stable est suit la consigne demandée, même en utilisant le système de compensation et l'absorption du courant de la charge par le filtre, comme le montre la figure 5.11.

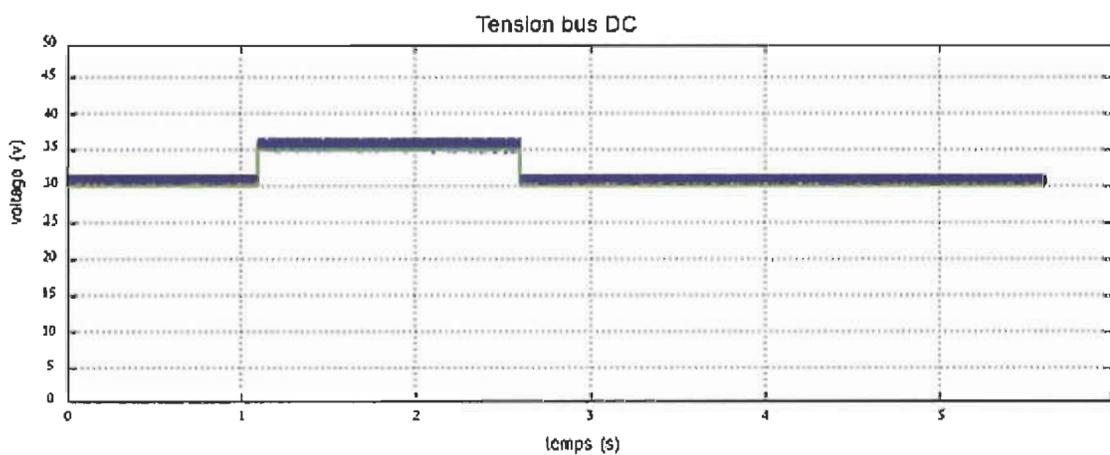


Figure 5.11 : Tension du Bus DC en présence du hacheur

5.3 Compensation du courant injecté par la charge avec le filtre SAPF et un convertisseur dos à dos

Les tests réalisés dans la deuxième partie consistent à dissiper le courant de la charge sous forme de chaleur. Cette technique permet de protéger l'amplificateur et la totalité du système PHIL du courant de retour de la charge. D'autre part, le fait de dévier ce courant dans une résistance peut être considéré comme gaspillage de l'énergie. D'où l'importance de trouver un moyen de réacheminer et réutiliser cette puissance de retour.

Dans cette section, on va présenter les résultats des tests réalisés sur le système de filtrage actif, avec l'utilisation du système de convertisseur de puissance dos à dos (back à back). Le but de l'utilisation de cette technique est de réutiliser la puissance de retour de la charge et la réinjecter dans le réseau électrique. La séquence de cheminement de cette puissance se divise en deux parties complémentaires. La première partie consiste à acheminer la totalité de puissance vers le filtre actif de shunt SAPF et de stocker cette énergie dans le condensateur du bus DC. La deuxième consiste à convertir la tension emmagasinée dans le bus DC en tension alternative de même fréquence et phase que celles du réseau électrique afin de faciliter l'intégration de cette dernière dans le réseau.

La figure 5.12 présente le courant de la charge et celui du filtre actif SAPF. La forme d'onde, l'amplitude, la fréquence et la phase de ces deux courants sont presque identiques. Cela prouve que la totalité du courant provenant de la charge est acheminée directement vers le filtre actif SAPF.

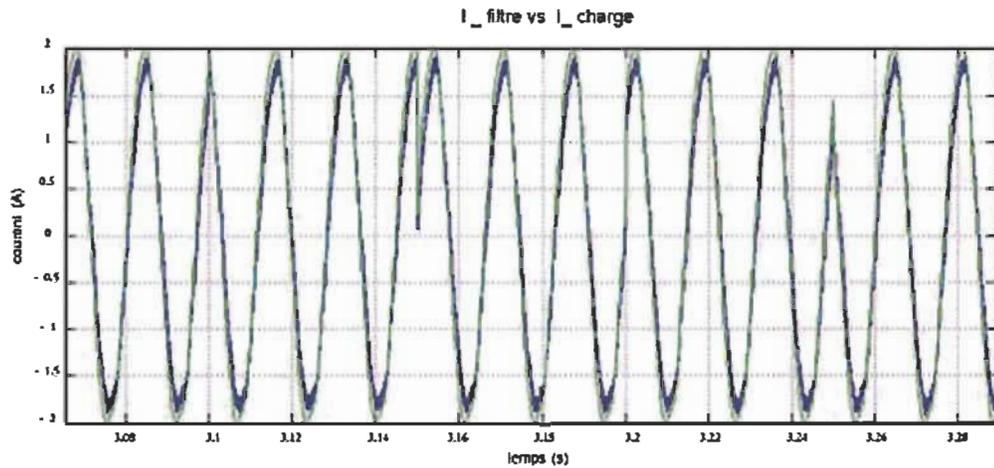


Figure 5.12 : Courant de la charge VS courant du filtre SAPF

Il existe deux types de charges : une charge passive qui absorbe le courant provenant d'une source et une charge active qui joue le rôle d'une source et injecte de la puissance dans le système. La charge active n'a pas besoin de recevoir de la puissance de la source pour son fonctionnement. Dans notre application, la charge injecte du courant dans le réseau et par conséquent le bilan de puissance provenant de l'amplificateur est presque nul. La figure 5.13 présente le courant et la tension du côté de l'amplificateur. D'après ce graphique, le courant de l'amplificateur est presque nul, ce qui prouve que l'amplificateur ne génère ni n'absorbe de la puissance.

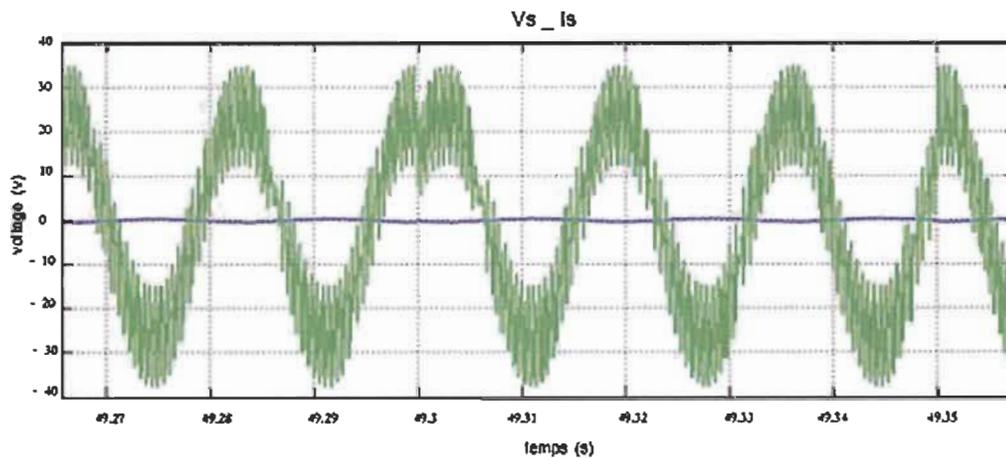


Figure 5.13 : Tension et courant de l'amplificateur

Lorsque la charge génère le courant, le filtre actif SAPF empêche ce courant de retour d'attaquer l'amplificateur et l'achemine vers le réseau par l'intermédiaire d'un convertisseur de puissance (figure 5.14). Avant d'injecter ce courant dans le réseau électrique, il faut adapter la même fréquence et phase que celles de ce dernier. Il faut également s'assurer que le taux de distorsion des harmoniques THD de ce courant ne dépasse pas 5%, comme l'indiquent les réglementations de IEEE.

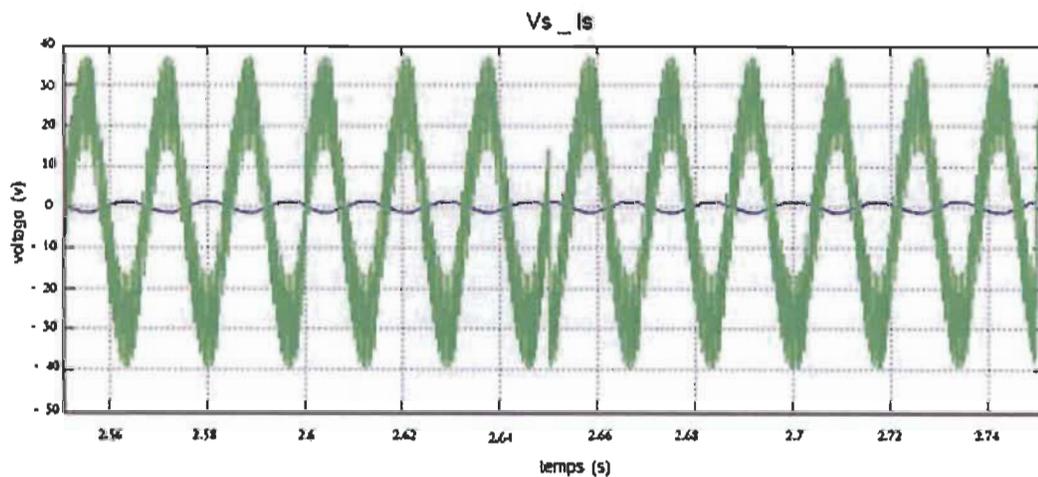


Figure 5.14 : Tension et courant injectés dans le réseau

CHAPITRE 6 : CONCLUSIONS ET RECOMMANDATIONS

Le domaine des simulateurs temps réel ne cesse pas de croître et de prendre de plus en plus place non seulement dans les systèmes de moyenne et de haute tension, mais aussi dans le domaine de production de l'électricité. Ce type de système joue un rôle préventif sur les éléments qui peuvent présenter un risque de fonctionnement dans l'avenir. Les simulateurs PHIL servent à intégrer la partie de puissance avec la partie de contrôle. D'où vient l'utilité d'utiliser les amplificateurs à quatre quadrants. Le but de l'utilisation de ces amplificateurs est de supporter les systèmes de puissance et de gérer la puissance provenant de ces charges.

Les tests réalisés dans le cadre de cette étude consistent à valider le fonctionnement de l'amplificateur de puissance avec le filtre SAPF pour les charges inductives et aussi pour les charges qui injectent de la puissance dans le système. Les résultats obtenus prouvent que le filtre SAPF agit instantanément afin de compenser la demande de puissance de la charge.

Suite à la validation du fonctionnement du filtre SAPF dans un système de laboratoire d'électronique de puissance, il faut essayer d'intégrer le filtre actif SAPF dans un système réel PHIL et de valider son fonctionnement avec différents types de charges. De plus, et après avoir prouvé le fonctionnement du système de filtrage actif, il faut essayer d'optimiser la conception de ce système et de le rendre plus compact afin de s'orienter plus vers un produit commercialisable.

RÉFÉRENCES

- [1] Site web :<https://www.opal-rt.com/power-hardware-in-the-loop/> (visité le 20/01/2018).
- [2] Site web :<https://www.opal-rt.com/power-hardware-in-the-loop/> (visité le 20/01/2018).
- [3] M. Y. Lada, S. S. Mohamad, J. A. M. Gani, M. R. M. Nawawi and G. C. Kim, "Reduction of harmonic using single phase shunt active power filter based on instantaneous power theory for cascaded multilevel inverter," *2016 IEEE International Conference on Power and Energy (PECon)*, Melaka, 2016, pp. 702-706.
- [4] M. Lemaire, P. Sicard and J. Belanger, "Prototyping and Testing Power Electronics Systems Using Controller Hardware-In-the-Loop (HIL) and Power Hardware-In-the-Loop (PHIL) Simulations," *2015 IEEE Vehicle Power and Propulsion Conference (VPPC)*, Montreal, QC, 2015, pp. 1-6.
- [5] Lehfuss, F.; Lauss, G.; Kotsampopoulos, P.; Hatziargyriou, N.; Crolla, P.; Roscoe, A., "Comparison of multiple power amplification types for power Hardware-in-the-Loop applications," *Complexity in Engineering (COMPENG)*, June 2012, p.1-6,11-13.
- [6] B. A. Mather, M. A. Kromer and L. Casey, "Advanced photovoltaic inverter functionality verification using 500kw power hardware-in-loop (PHIL) complete system laboratory testing," *2013 IEEE PES Innovative Smart Grid Technologies Conference (ISGT)*, Washington, DC, 2013, pp. 1-6.

- [7] A. M. Zyuzev, M. V. Mudrov and K. E. Nesterov, "PHIL-system for electric drives application," *2016 IX International Conference on Power Drives Systems (ICPDS)*, Perm, 2016, pp. 1-4.
- [8] Q. Hong, I. Abdulhadi, A. Roscoe and C. Booth, "Application of a MW-scale motor-generator set to establish power-hardware-in-the-loop capability," *2017 IEEE PES Innovative Smart Grid Technologies Conference Europe (ISGT-Europe)*, Torino, Italy, 2017, pp. 1-6.
- [9] M. Dargahi, A. Ghosh and G. Ledwich, "Stability synthesis of power hardware-in-the-loop (PHIL) simulation," *2014 IEEE PES General Meeting | Conference & Exposition*, National Harbor, MD, 2014, pp. 1-5.
- [10] O. Nzimako and R. Wierckx, "Stability and accuracy evaluation of a power hardware in the loop (PHIL) interface with a photovoltaic micro-inverter," *IECON 2015 - 41st Annual Conference of the IEEE Industrial Electronics Society*, Yokohama, 2015, pp. 005285-005291.
- [11] E. Guillo-Sansano, A. J. Roscoe and G. M. Burt, "Harmonic-by-harmonic time delay compensation method for PHIL simulation of low impedance power systems," *2015 International Symposium on Smart Electric Distribution Systems and Technologies (EDST)*, Vienna, 2015, pp. 560-565.
- [12] I. Serban and C. P. Ion, "A PHIL system designed for testing the dynamic response of microgrid units," *2017 IEEE International Conference on Environment and Electrical Engineering and 2017 IEEE Industrial and Commercial Power Systems Europe (EEEIC / I&CPS Europe)*, Milan, 2017, pp. 1-6.

- [13] Marchais,J-C (1974), "L'amplificateur operationnel et ses applications". Paris, Masson, 260p.
- [14] P. Kant and B. Singh, "Twelve-Pulse AC-DC converter fed three-level NPC based field oriented controlled induction motor drive," *2016 7th India International Conference on Power Electronics (IICPE)*, Patiala, 2016, pp. 1-6.
- [15] A. Mostaan and M. Soltani, "A family of four quadrant DC/DC converters with reduced number of components," *2015 IEEE International Telecommunications Energy Conference (INTELEC)*, Osaka, 2015, pp. 1-6.
- [16] Z. Ouyang, M. A. E. Andersen and O. C. Thomsen, "Decoupled power solution for dual-input isolated dc-dc converters using four quadrants integrated transformers (FQIT)," *Proceedings of The 7th International Power Electronics and Motion Control Conference*, Harbin, China, 2012, pp. 698-704.
- [17] P. Thummala, Z. Zhang and M. A. E. Andersen, "High voltage Bi-directional flyback converter for capacitive actuator," *2013 15th European Conference on Power Electronics and Applications (EPE)*, Lille, 2013, pp. 1-10
- [18] Saranya P S and L. R. Chandran, "Analysis of bidirectional flyback converter," *2015 International Conference on Computation of Power, Energy, Information and Communication (ICCPEIC)*, Chennai, 2015, pp. 0425-0429.
- [19] V. H. Nguyen *et al.*, "Using power-hardware-in-the-loop experiments together with co-simulation for the holistic validation of cyber-physical energy systems," *2017 IEEE PES Innovative Smart Grid Technologies Conference Europe (ISGT-Europe)*, Torino, Italy, 2017, pp. 1-6.

- [20] F. Zhang and Y. Yan, "Novel Forward–Flyback Hybrid Bidirectional DC–DC Converter," in *IEEE Transactions on Industrial Electronics*, vol. 56, no. 5, pp. 1578-1584, May 2009.
- [21] K. Rameshkumar; V.Indragandhi; K. Palanisamy and T. Arunkumari; “ Model Predictive Current Control of Single Phase Shunt Active Power Filter”, 1st international conference on Power Engineering computing and control, Chennai,India, March 2017, pp 658-665.
- [22] P. Karuppanan; K. MAHAPATRA; “ PI and FUZZY LOGIC Controllers for Shunt active power filter”, *ISA Trans*, Septembre 2012, pp. 667-710.
- [23] J. Tandekar, A. Ojha and S. Jain, "Real time implementation of multilevel converter-based shunt active power filter for harmonic compensation in distribution system," *2016 7th India International Conference on Power Electronics (IICPE)*, Patiala, 2016, pp. 1-5.
- [24] S. Nagar, S. Khan and B. Singh, "Performance of Cascaded Diode Bridge Integrated H-Bridge 13 Level Multilevel Inverter," *2017 Recent Developments in Control, Automation & Power Engineering (RDCAPE)*, Noida, 2017, pp. 399-403.
- [25] P. S. Magdum and U. T. Patil, "Development of single-phase shunt active power filter," *2017 International Conference on Inventive Communication and Computational Technologies (ICICCT)*, Coimbatore, 2017, pp. 351-355.
- [26] M. A. A. M. Zainuri, M. A. M. Radzi, A. C. Soh, N. Mariun and N. A. Rahim, "DC-link capacitor voltage control for single-phase shunt active power filter with

- step size error cancellation in self-charging algorithm," in *IET Power Electronics*, vol. 9, no. 2, pp. 323-335, 2 10 2016.
- [27] M. Z. Degefa, S. D'Arco, A. Morch and A. G. Endegnanew, "Power hardware-in-the-loop validation of post-primary voltage control scheme," *2017 IEEE Conference on Energy Internet and Energy System Integration (EI2)*, Beijing, China, 2017, pp. 1-6.
- [28] A. H. Wijenayake *et al.*, "Next-generation MVDC architecture based on 6.5 kV / 200 A, 12.5 m Ω SiC H-bridge and 10 kV / 240 A, 20 m Ω SiC dual power modules," *2017 IEEE Electric Ship Technologies Symposium (ESTS)*, Arlington, VA, 2017, pp. 598-604.
- [29] B. P. McGrath, D. G. Holmes and W. Y. Kong, "A Decentralized Controller Architecture for a Cascaded H-Bridge Multilevel Converter," in *IEEE Transactions on Industrial Electronics*, vol. 61, no. 3, pp. 1169-1178, March 2014.
- [30] A.R. Vaz and F. L. Tofoli, "Practical design of a DC-DC buck converter using an RCD snubber," *2017 Brazilian Power Electronics Conference (COBEP)*, JUIZ DE FORA, Brazil, 2017, pp. 1-6.
- [31] A.R. Vaz and F. L. Tofoli, "Detailed design procedure of a DC-DC buck-boost converter employing a passive snubber," *2017 Brazilian Power Electronics Conference (COBEP)*, JUIZ DE FORA, Brazil, 2017, pp. 1-6.
- [32] P. Prabhu, J. Khodabakhsh, M. A. E. Dahb and G. Moschopoulos, "A High Gain DC-DC Full-Bridge Converter with Integrated Passive Snubber Network," *2017*

IEEE International Telecommunications Energy Conference (INTELEC), Broadbeach, QLD, 2017, pp. 487-493.

- [33] M. TarafdarHaque, "Single-phase pq theory for active filters," 2002 IEEE Region 10 Conference on Computers, Communications, Control and Power Engineering. TENCOP '02. Proceedings, Beijing, China, 2002, pp. 1941-1944 vol.3.
- [34] M. Karbasforooshan and M. Monfared, "Design and implementation of a single-phase shunt active power filter based on PQ theory for current harmonic compensation in electric distribution networks," IECON 2017 - 43rd Annual Conference of the IEEE Industrial Electronics Society, Beijing, 2017, pp. 6389-6394.
- [35] Y. Li, L. Shi and H. Zhang, "Real-time simulation of linear synchronous motor drives with AC-DC-AC converters," 2011 6th IEEE Conference on Industrial Electronics and Applications, Beijing, 2011, pp. 680-685.
- [36] J.P. Suarez, H. Amaris, G. Robles, "Current control schemes for three-phase four wire shunt active power filter: a comparative study", 2010 Rev. Fac. Ing.Antioquia N. 52, pp206-214.
- [37] A. Mahe, J. C. Olivier, A. Houari, M. Machmoum, J. Deniaud, " Dimensionnement des éléments passifs d'un convertisseur cascadi en vue de l'intégration d'organe de stockage au réseau ", Symposium de génie électrique, Jun 2016, Grenoble, France.
- [38] R. He and W. Qiu, "Design and Simulation of RC-Snubber Circuits for IGCTs in Series," 2012 Asia-Pacific Power and Energy Engineering Conference, Shanghai, 2012, pp. 1-3.

[39] Site web: <https://fr.scribd.com/document/406839634/Abaques-Depassement-Temps-de-Reponse-Second-Ordre> (visité le 21/01/2018)

ANNEXE A : CONFIGURATION DE LA PARTIE SIMULATION (MATLAB/SIMULINK)

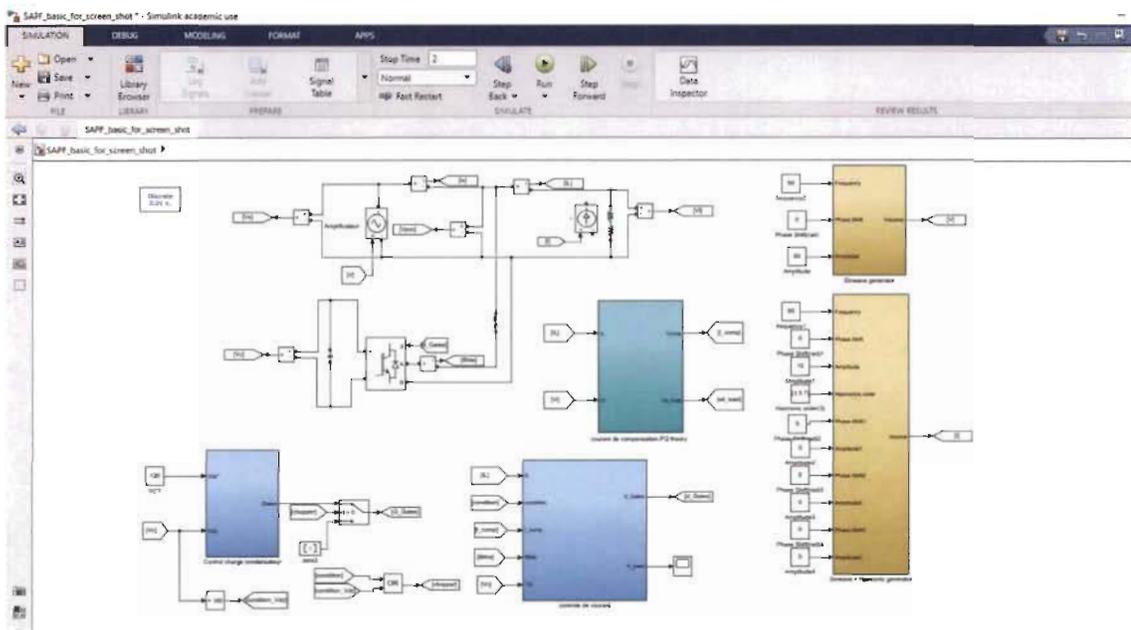


Figure A.1 : Topologie d'amplificateur avec filtre SAPPF

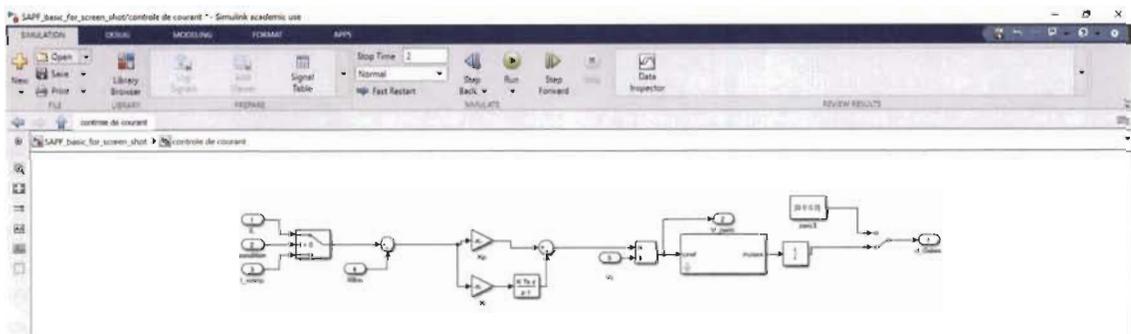


Figure A.1.1 : Boucle de contrôle du courant de compensation du filtre SAPPF

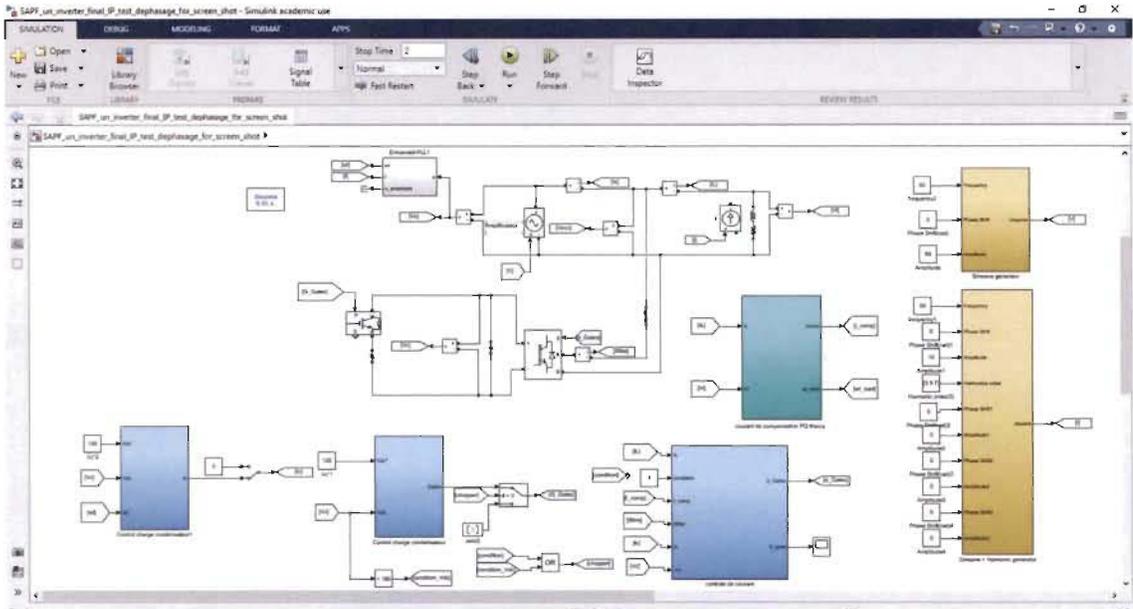


Figure A.2 : Topologie d'amplificateur et filtre SAPF avec un hacheur de compensation de courant de retour de la charge

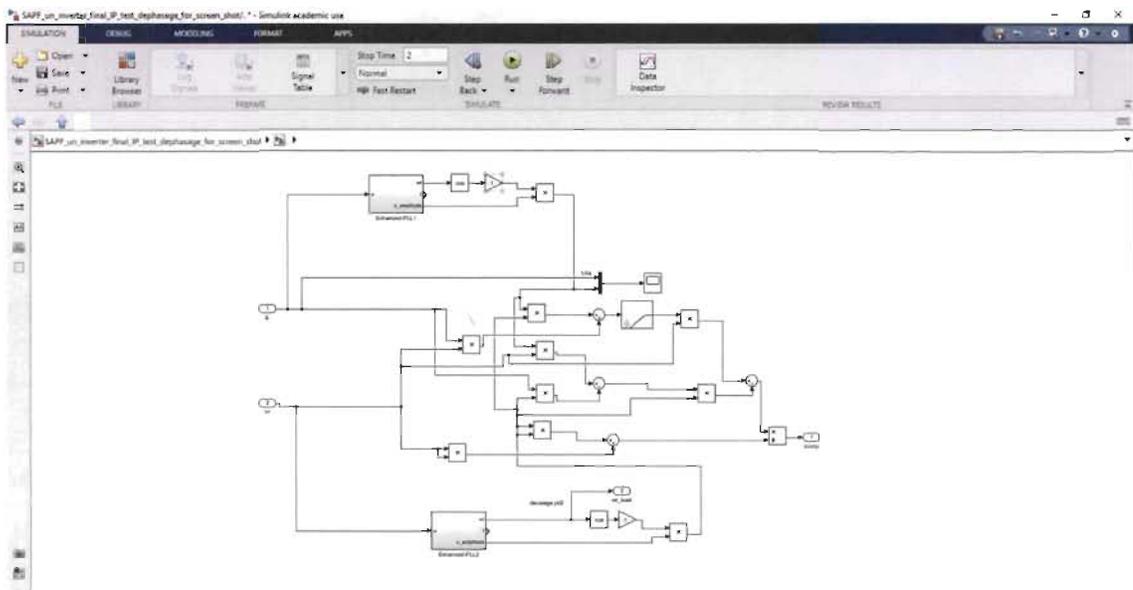


Figure A.2.1 : Détection du courant de compensation avec la théorie PQ

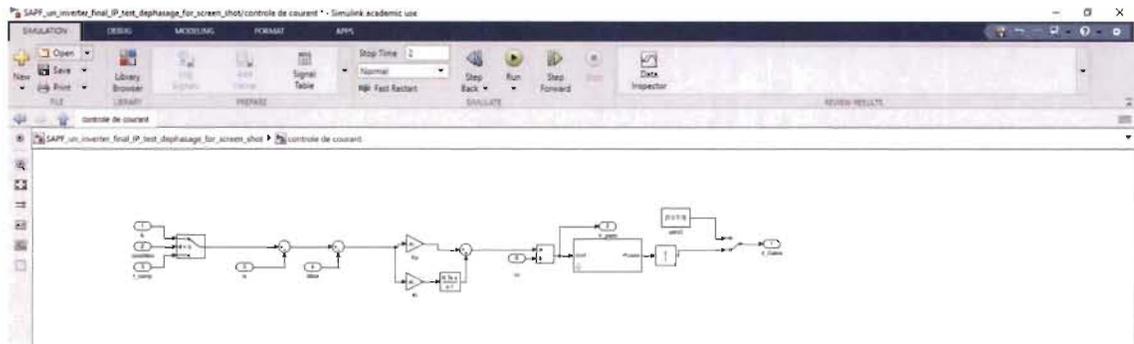


Figure A.2.2 : Boucle de contrôle de courant pour la topologie du SAPF avec un hacheur de compensation

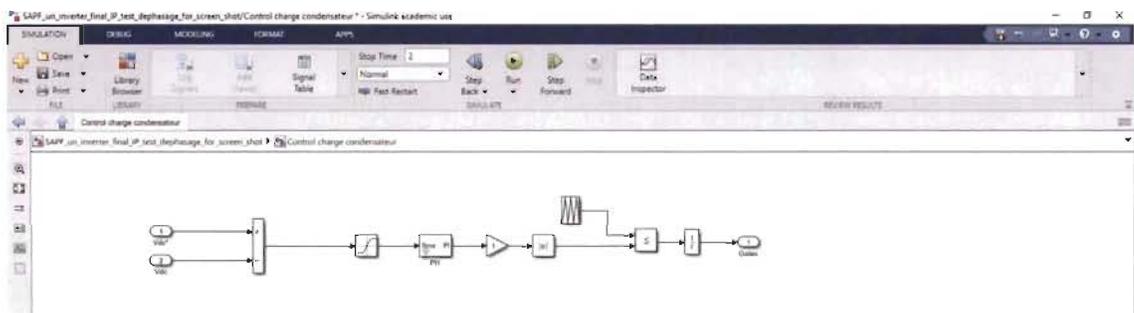


Figure A.2.3 : Boucle de contrôle charge du bus DC pour la topologie du SAPF avec un hacheur de compensation

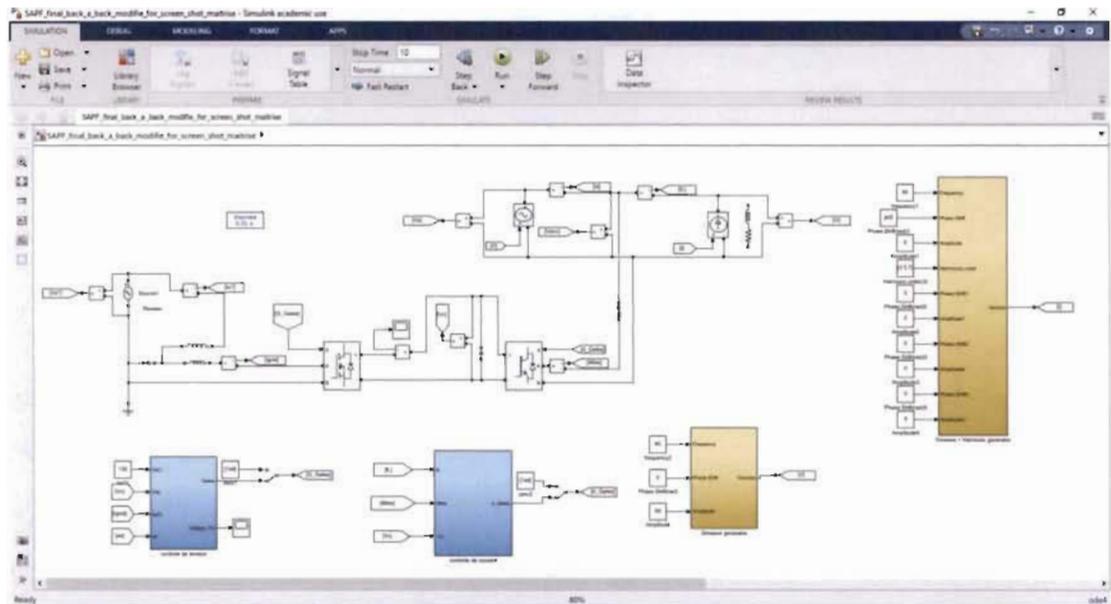


Figure A.3 : Topologie d'amplificateur et filtre SAPF avec injection de puissance dans le réseau électrique

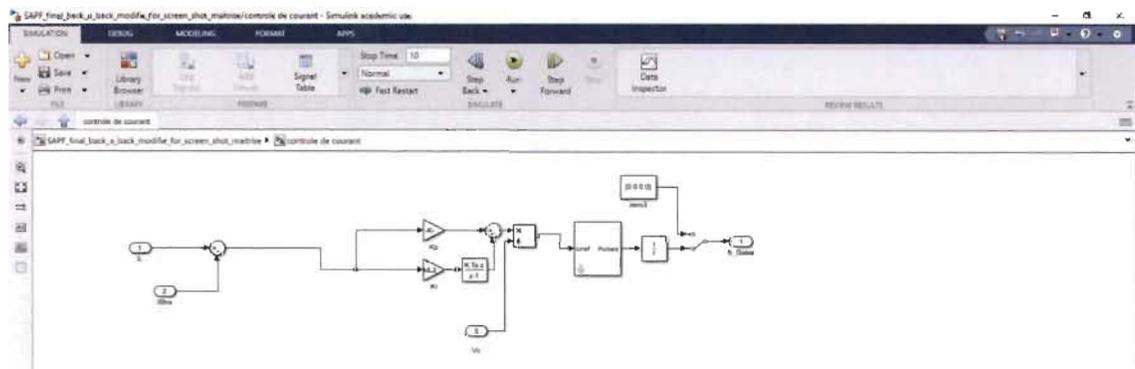


Figure A.3.1: Boucle de contrôle de courant de compensation du filtre SAPF avec injection de puissance dans le réseau électrique

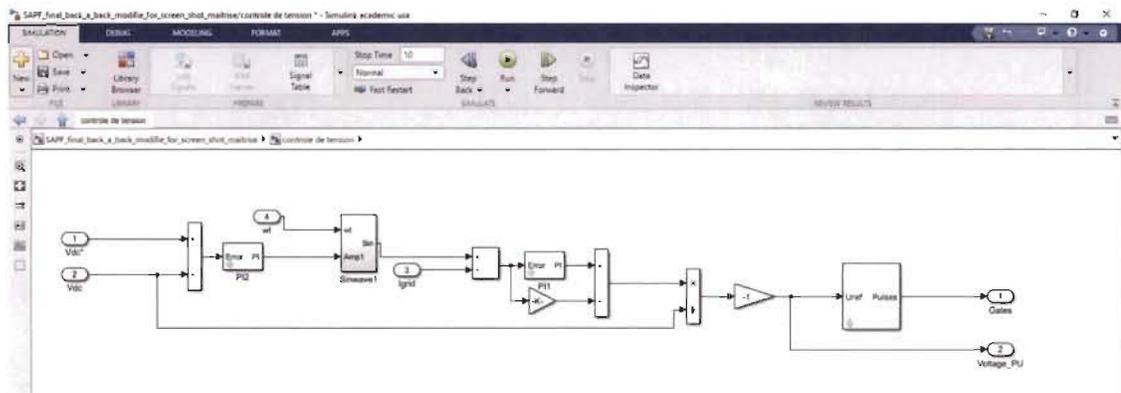


Figure A.3.2: Boucle de contrôle de charge du bus DC du filtre SAPF avec injection de puissance dans le réseau électrique

ANNEXE B : CONFIGURATION DE LA PARTIE COMMANDE (INTERFACE LOGICIEL)

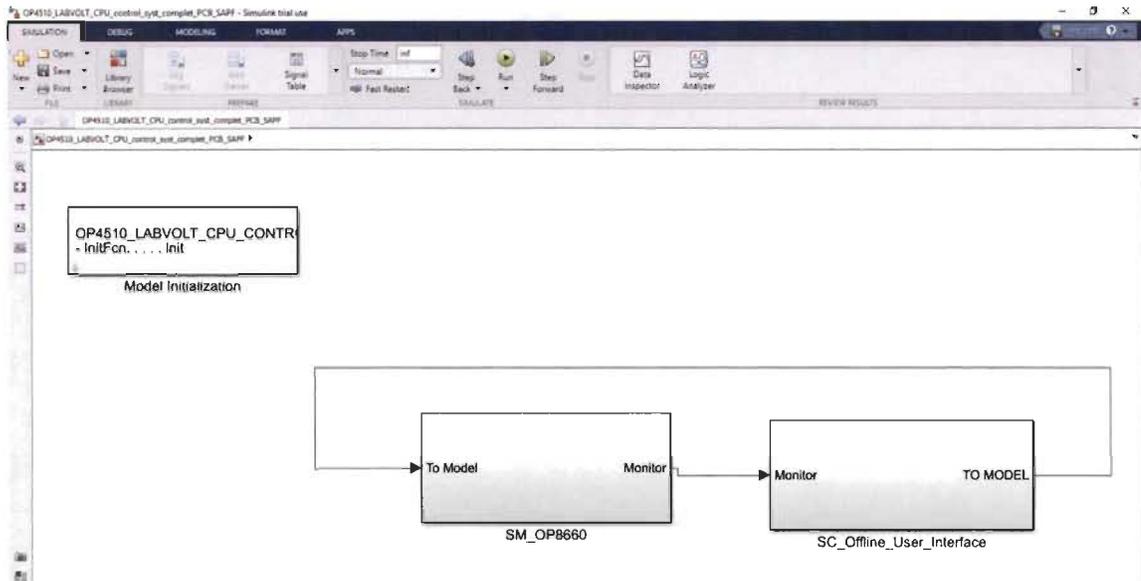


Figure B.1 : Configuration interface logiciel RT-LAB

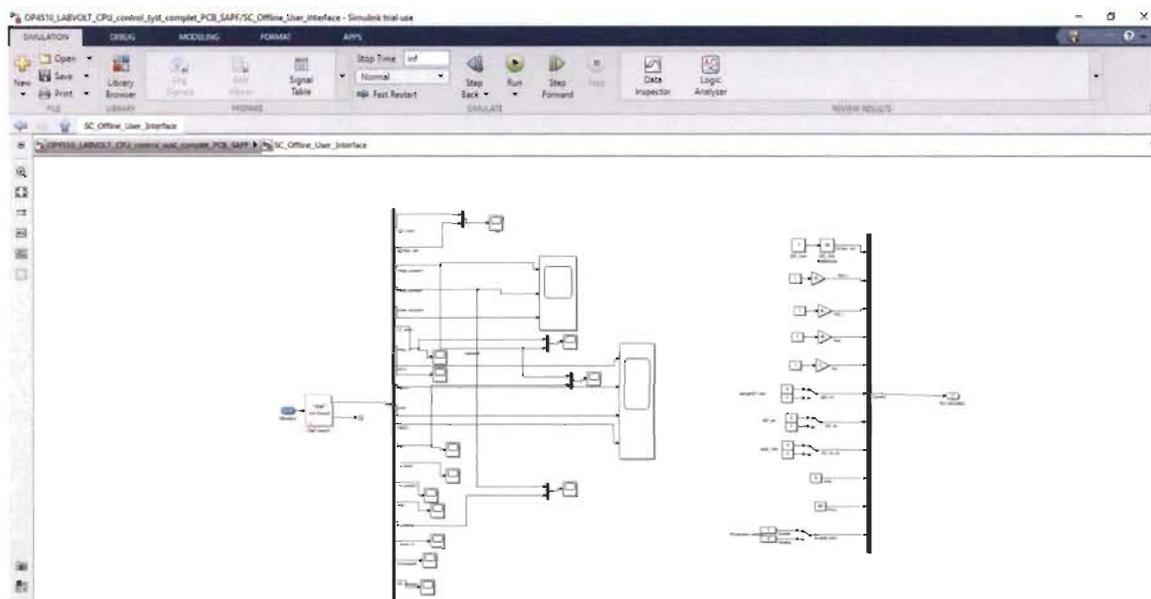


Figure B.2 : Interface acquisition de données

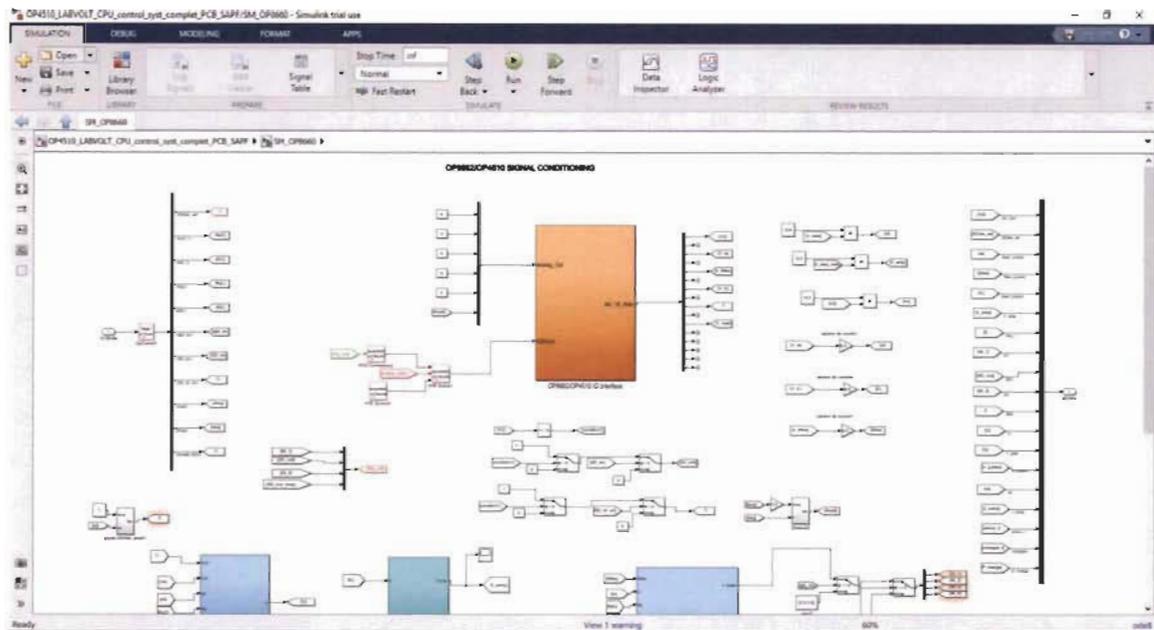


Figure B.3 : Partie commande des interrupteurs du filtre SAPF

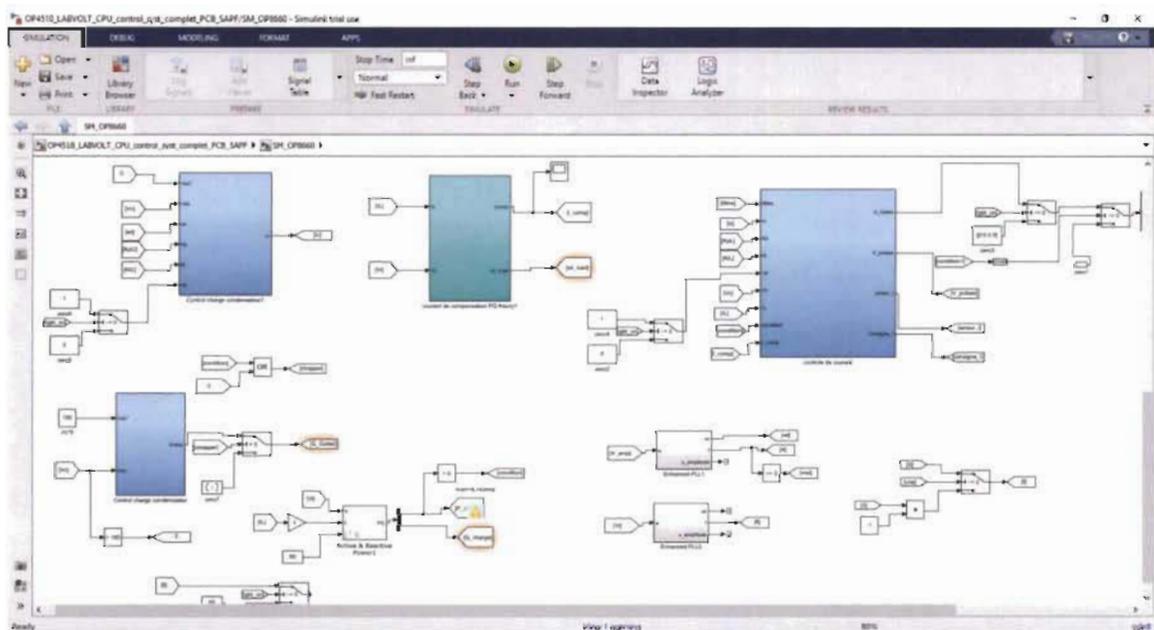


Figure B.4 : Les boucles de contrôle et les signaux de commandes

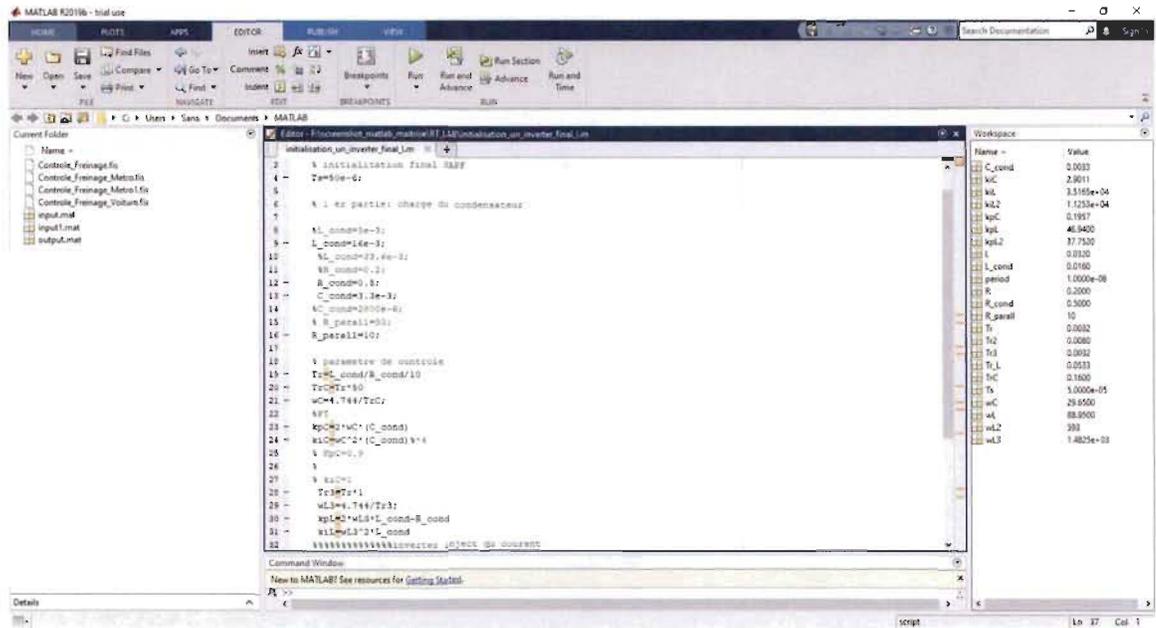


Figure B.5 : Calibration des correcteurs PI des boucles de commandes

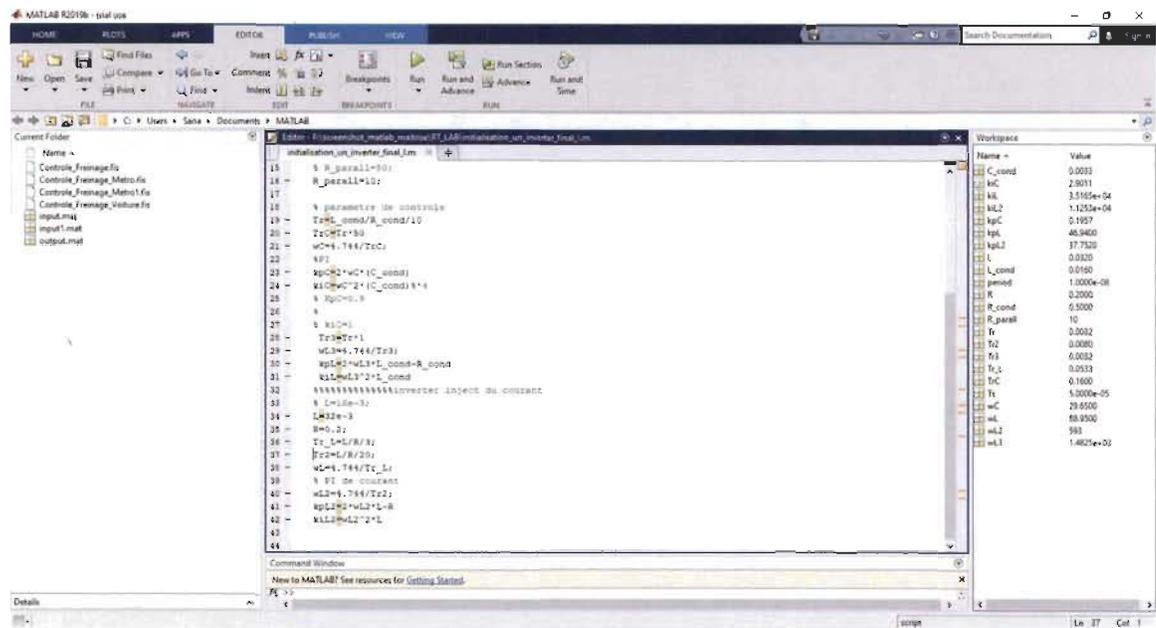


Figure B.6 : Calibration des correcteurs PI des boucles de commandes

ANNEXE C : CONFIGURATION DE BRANCHEMENT PHYSIQUE DU SYSTÈME

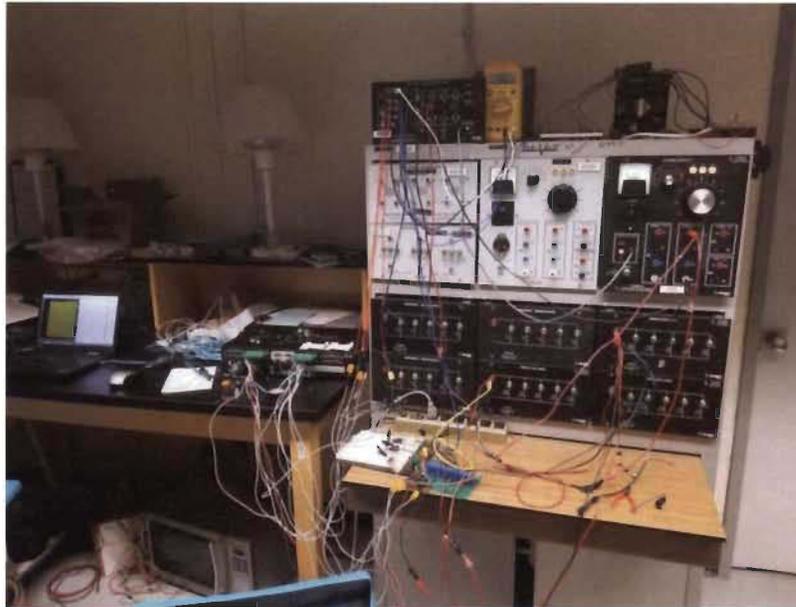


Figure C.1 : Branchement réel du système de filtrage actif SAPF



Figure C.2 : Branchement réel du système de filtrage actif SAPF